

## プログラマブル・タイマ・カウンタ

$\mu$ PD71054 高性能プログラマブル・タイマ・カウンタは、マイクロコンピュータ・システムのタイミング制御のための周辺LSIです。CMOS構造で作られているために低消費電力となっています。

詳しい機能説明などは次のマニュアルに記載しております。設計の際には必ずお読みください。

- $\mu$ PD71054 ユーザーズ・マニュアル：IEP-702

## 特 徴

- 3×16ビット・カウンタ
- プログラマブルな六つのカウント・モード
- バイナリ・カウント, BCDカウントの2種類のカウンタ
- マルチプル・ラッチ・コマンド
- カウント・レート

$\mu$ PD71054 : 0 (DC) ~ 8 MHz

$\mu$ PD71054-10 : 0 (DC) ~ 10 MHz

- CMOS
- 単一電源

## オーダ情報

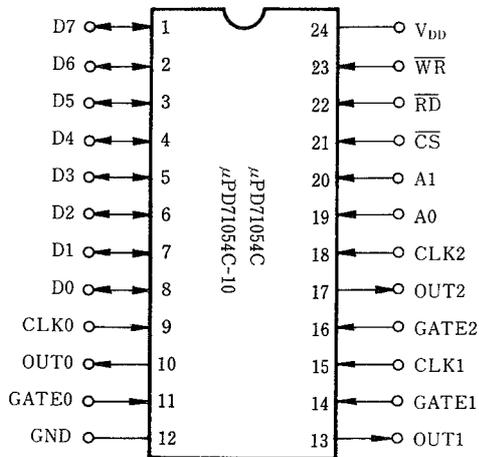
オーダ名称	パッケージ	最大動作周波数	品質水準
$\mu$ PD71054C	24ピン・プラスチック DIP (600 mil)	8 MHz	標準 (一般電子機器用)
$\mu$ PD71054C-10	"	10 MHz	"
$\mu$ PD71054GB-3B4	44ピン・プラスチック QFP (□10 mm)	8 MHz	"
$\mu$ PD71054GB-10-3B4	"	10 MHz	"
$\mu$ PD71054L	28ピン・プラスチック QFJ (□450 mil)	8 MHz	"
$\mu$ PD71054L-10	"	10 MHz	"

品質水準とその応用分野の詳細については当社発行の資料「NEC 半導体デバイスの品質水準」(C11531J)をご覧ください。

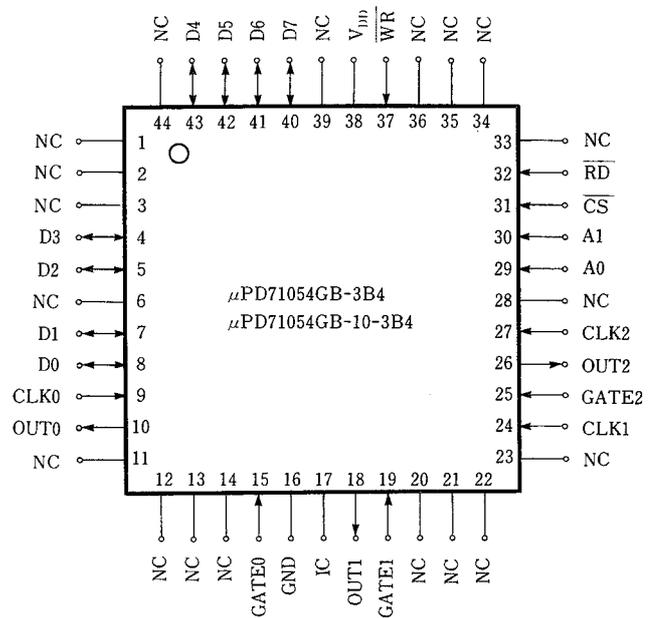
本資料の内容は、後日変更する場合があります。

端子接続図 (Top View)

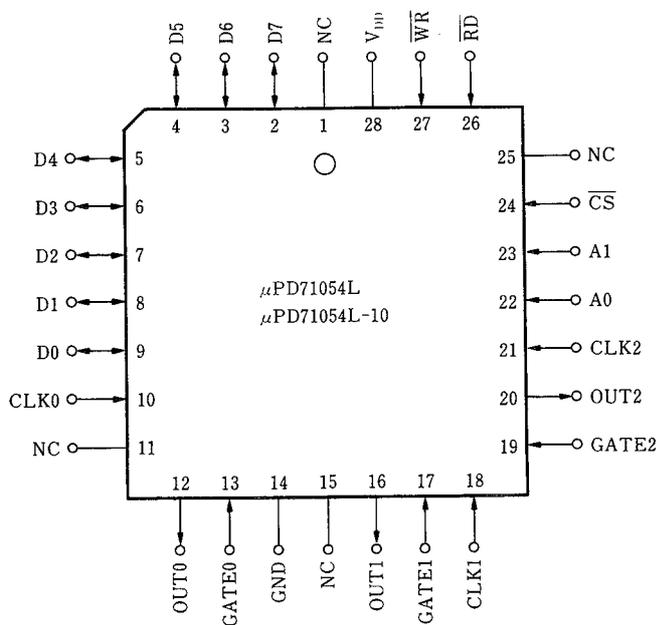
24ピン・プラスチックDIP(600 mil)



44ピン・プラスチックQFP(□10 mm)

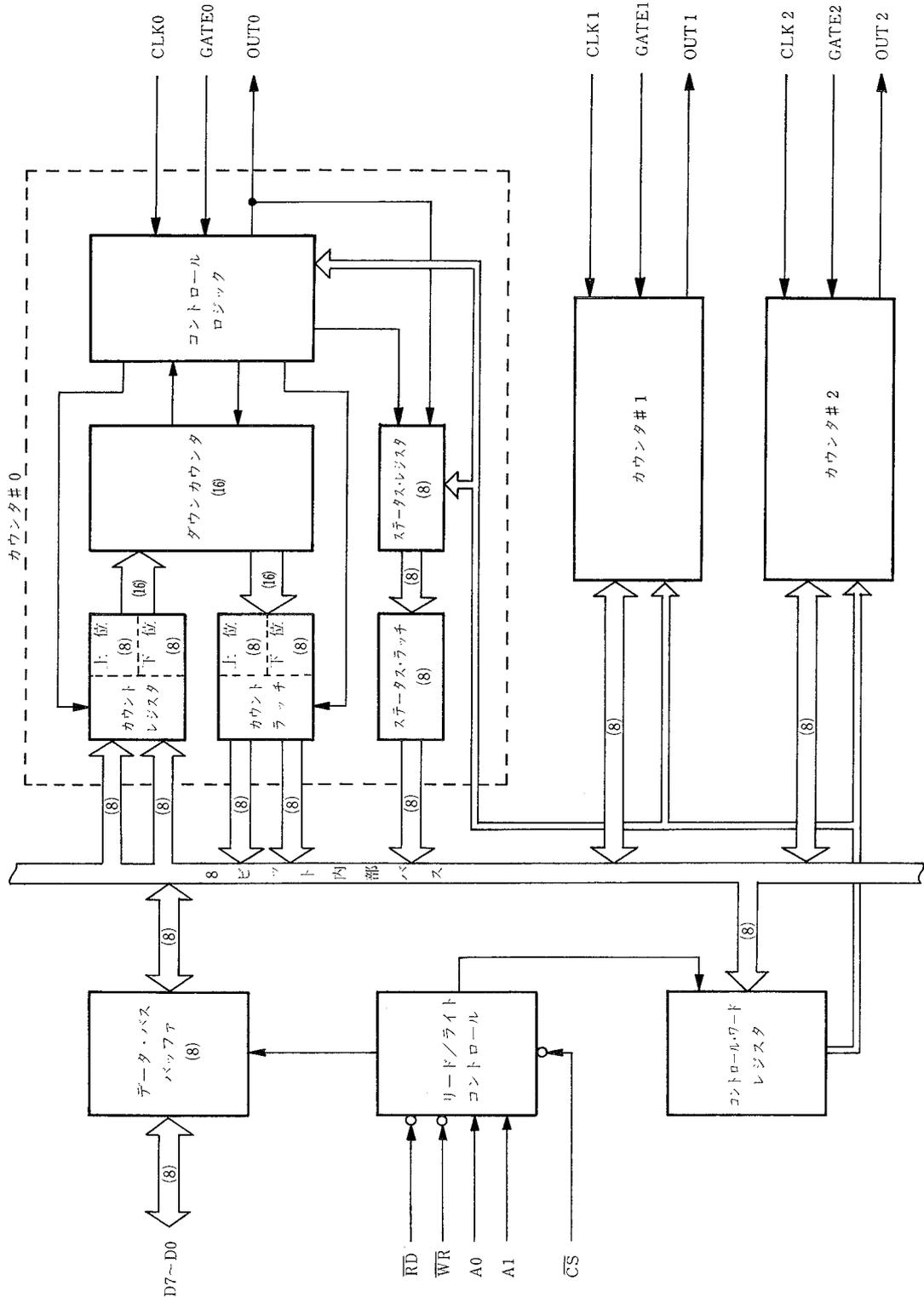


28ピン・プラスチックQFJ(□450 mil)



- D7-D0 : Data bus
- CLK : Counter Clock Input
- OUT : Counter Output
- GATE : Counter Gate Input
- A1, A0 : Address
- CS : Chip Select
- RD : Read Strobe
- V<sub>DD</sub> : Power
- GND : Ground

ブロック図



備考：カウンタ#1、カウンタ#2の内部は、カウンタ#0と同様です。

## 目 次

1. 端子機能 .....	5
2. ブロック機能 .....	6
2.1 データ・バス・バッファ .....	6
2.2 リード/ライト・コントロール .....	6
2.3 コントロール・ワード・レジスタ .....	6
2.4 カウンタ# n (n; 0 ~ 2) .....	6
3. システム構成例 .....	8
4. カウンタのプログラムと読出し .....	9
4.1 カウンタのプログラム .....	10
4.2 カウンタからの読出し .....	12
5. カウント・モード .....	16
5.1 モード0：カウント終了時での割込み .....	17
5.2 モード1：ゲート端子・リトリガラブル・1ショット .....	21
5.3 モード2：レート・ジェネレータ .....	24
5.4 モード3：方形波ジェネレータ .....	27
5.5 モード4：ソフトウェア・トリガード・ストロープ .....	30
5.6 モード5：ハードウェア・トリガード・ストロープ (リトリガラブル) .....	32
6. 電気的特性 .....	35
7. 外形図 .....	40
8. 半田付け推奨条件 .....	43

## 1. 端子機能

### 1.1 D7~D0 (Data Bus) …… 3ステート入出力

8ビット・3ステートの双方向性データ・バスです。システムのデータ・バスと接続して、データの転送に使われます。 $\overline{CS}=0$ で $\overline{RD}$ または $\overline{WR}$ が0のときアクティブで、それ以外るときハイ・インピーダンスになります。

### 1.2 CLK n (Counter Clock, n; 0~2) …… 入力

カウンタ# nのカウント・レートを決めるクロック入力です。周波数はμPD71054では0 (DC)~8 MHzまで、μPD71054-10では0 (DC)~10 MHzまで可能です。

### 1.3 OUT n (Counter Output, n; 0~2) …… 出力

カウンタ# nの出力です。カウンタ# nのカウント・モードによって、様々な出力が得られます。また、μPD71054を割込みに使用する場合には、割込み要求信号としても使用されます。

### 1.4 GATE n (Counter Gate, n; 0~2) …… 入力

カウンタ# nの動作を、設定されたモードに基づいてカウント禁止や、カウント・イニシャライズ等の制御をします。

### 1.5 A1, A0 (Address) …… 入力

A1A0=00, 01, 10の場合はそれぞれカウンタ# 0, カウンタ# 1, カウンタ# 2を選択し、A1A0=11の場合はコントロール・ワード・レジスタを選択します。通常これらの端子はシステムのアドレス・バスに接続します。

### 1.6 $\overline{CS}$ (Chip Select) …… 入力

$\overline{CS}=1$ の場合、リード/ライト・コントロールにより $\overline{RD}$ ,  $\overline{WR}$ が無効となっているために、データ・バス(D7~D0)がハイ・インピーダンスになります。そのため、μPD71054をアクセスする場合には $\overline{CS}=0$ とします。

### 1.7 $\overline{RD}$ (Read Strobe) …… 入力

μPD71054からの読出し動作を行なうときに $\overline{RD}=0$ とします。

### 1.8 $\overline{WR}$ (Write Strobe) …… 入力

μPD71054へ書込み動作を行なうときに $\overline{WR}=0$ とします。 $\overline{WR}$ が0から1に立上るときに、データ・バスの内容がμPD71054に書込まれます。

### 1.9 $V_{DD}$ (Power)

正電源端子に接続します。

### 1.10 GND (Ground)

電源の0 V端子に接続します。

### 1.11 IC (Internally Connected)

この端子には何も接続しないでください。

## 2. ブロック機能

μPD71054の各ブロックの機能について説明します。

### 2.1 データ・バス・バッファ

8ビット・3ステートの双方向性バッファで、μPD71054とシステム・データ・バスとの間のインタフェースとして働きます。CPUがμPD71054に対してIN、OUT命令を実行すると、データはこのバッファを通して送受されます。

データ・バス・バッファは次の4種類のデータを扱います。

- i) コントロール・ワード
- ii) カウント・レジスタに書込むカウント数
- iii) カウント・ラッチより読出すカウント・データ
- iv) ステータス・ラッチより読出すステータス・データ

### 2.2 リード/ライト・コントロール

リード/ライト・コントロール回路は、システム・バスからの入力情報を解析してμPD71054の他のブロックへコントロール信号を送ります。

A1, A0は三つのカウンタ、コントロール・ワード・レジスタのうち一つを選択します。 $\overline{RD}$ ,  $\overline{WR}$ はそれぞれロウレベルのとき読出し、書込みを指示します。そして、以上の指示は $\overline{CS}=0$ のときに有効となります。

### 2.3 コントロール・ワード・レジスタ

コントロール・ワード・レジスタは、カウンタの動作モード等を決定するコントロール・ワードが書込まれる8ビット・レジスタです。

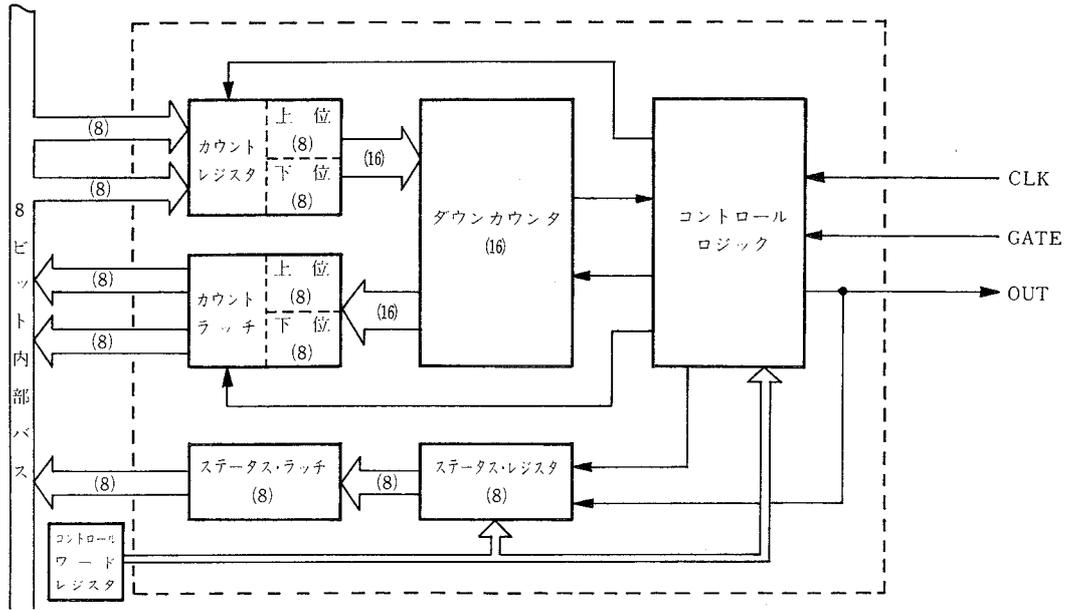
このレジスタへの書込みはA1A0=11としてCPUからのOUT命令により行ないます。なお、A1A0=11としてIN命令を行なっても、コントロール・ワード・レジスタの内容は読出すことはできませんが、各カウンタの動作モードや、ステータス情報も読出すことが可能なマルチプル・ラッチ・コマンドが用意されています。

### 2.4 カウンタ#n (n; 0~2)

カウンタは、バイナリまたはBCDで動作するダウンカウンタを中心とした、六つのプログラマブル・カウント・モードと、三つのリード/ライト・モードを持つカウント・ユニットです。μPD71054では、このカウント・ユニットを3個(カウンタ#0, カウンタ#1, カウンタ#2)持っていて、それぞれ互いに独立になっています。そのため、三つのカウント・ユニットを別々のモードで使用することができます。カウンタへの書込み、読出し操作を行なうときにはA1, A0によって三つのうちの一つを選択します。

次に、カウンタの内部ブロックの説明をします。(図2-1参照)

図 2-1 カウンタ内部ブロック図



カウンタの内部で実際にカウント動作をしているのが16ビットの同期ダウンカウンタです。これはプリセット可能で、バイナリ動作、BCD動作の選択もできます。

カウント・レジスタは、カウント数を格納する16ビットのレジスタです。カウンタにカウント数を書込むと、まずこのレジスタに格納されます。そして、後にダウンカウンタへ転送されて、そのカウント数のカウントが開始されます。カウント・レジスタへのカウント数の書込みは、データ・バスの制限により1度には8ビットしかできませんが、カウント・レジスタからダウンカウンタへの転送は、16ビット同時に行なわれます。

カウンタがリード/ライト・1バイト・モードになっているときには、カウント数を書込むと、カウント・レジスタの残りの1バイトは自動的に00Hになります。

カウント・ラッチは通常、現在のダウンカウンタの値を持っています。つまり、ダウンカウンタの内容が変化すれば、カウント・ラッチも変化して常にダウンカウンタの内容と同じ値を持っています。これをカウント・ラッチがダウンカウンタの追従状態にあると定義します。μPD71054 がカウント・ラッチ・コマンドを受付けると、カウント・ラッチはその時点でのダウンカウンタの値をラッチして、それがCPUによって読出されるまで保持します。そして、それが読出されてしまうと、カウント・ラッチは再び追従状態に戻ります。

8ビットのステータス・レジスタはカウンタがモード指定されると、そのときのコントロール・ワードの下位6ビットを自分の下位6ビットにコピーします。残りの上位2ビットには、OUT端子状態、カウント無効フラグの状態が入っています。マルチプル・ラッチ・コマンドでカウンタのステータスがラッチされると、その時点でのステータス・レジスタの値が、ステータス・ラッチにラッチされます。これも、CPUによって読出されるまで保持されます。

コントロール・ロジックは以上の各内部ブロックを、現在設定されているモード、外部に接続されている CLK, GATE端子の状態に基づいてコントロールします。また、その結果をOUT端子に出力します。

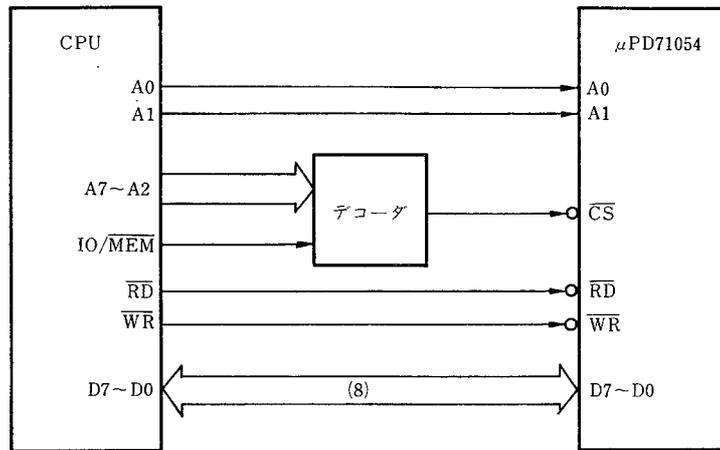
3. システム構成例

μPD71054はCPUから見れば、カウンタ# 0, カウンタ# 1, カウンタ# 2, コントロール・ワード・レジスタの計四つのI/Oポートとなります。

三つのカウンタとコマンドを選択するA1, A0端子は、通常、システムのアドレス・バスのA1, A0に接続します。 $\overline{CS}$ 信号は、アドレス・バスが目的のI/Oアドレスになり、かつI/O選択のときに出力がロウ・レベルになるようにデコードして作ります。

μPD71054を上記とは異なるメモリ・マップトI/O構成でも使用できます。そのときは、 $\overline{CS}$ 信号はメモリ選択になっているときロウ・レベルになるようにします。

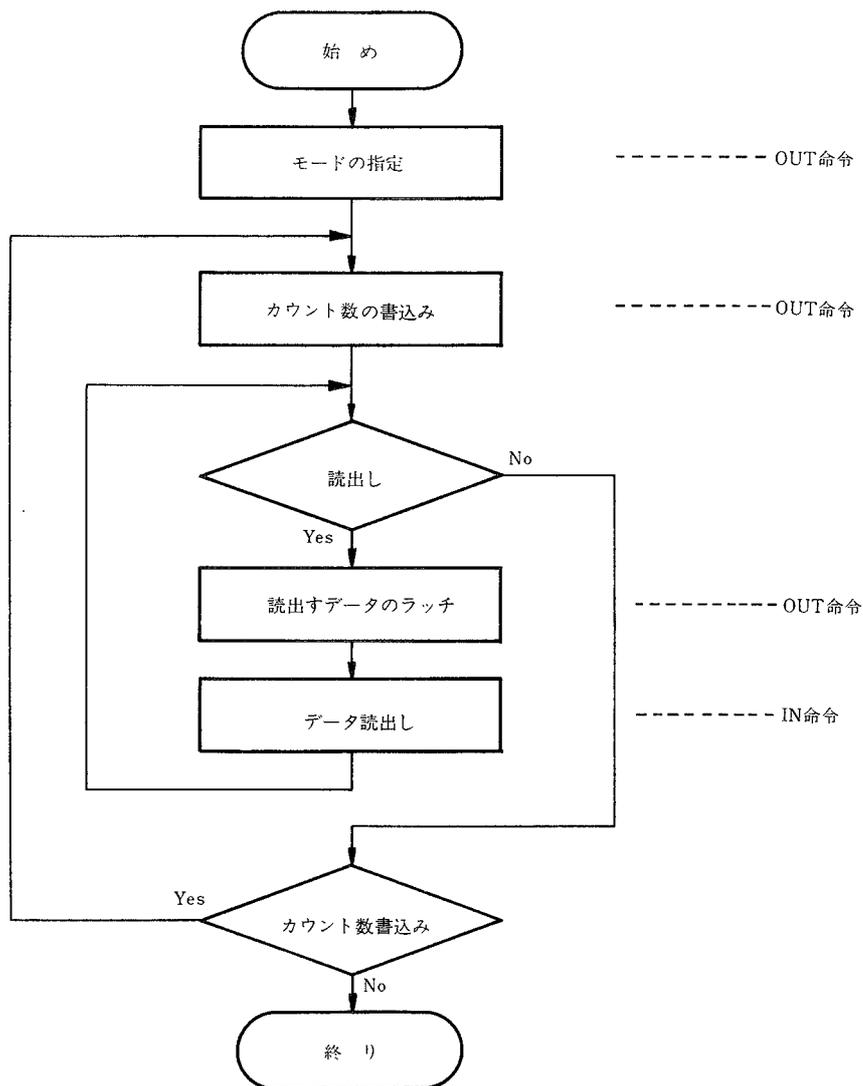
図 3 - 1 システム構成例



4. カウンタのプログラムと読出し

μPD71054は電源投入後、未定義状態となっています。そのため、使用する場合は、目的のカウンタをプログラムして、動作モードを指定する必要があります。一度あるモードにプログラムされたカウンタは、再びそのカウンタがモード指定されるまではそのモードで動作します。カウンタにカウント数を書込み、それがダウンカウンタに転送されると新しいカウントが開始されます。カウントの途中で現在のカウンタの値であるカウント・データや、そのカウンタの状態を示すステータスを読出すこともできます。

図4-1 基本操作手順



4.1 カウンタのプログラム

μPD71054は、マイクロコンピュータ・システムのプログラムにより制御されますので、カウンタを動作させるときにはコントロール・ワードを書込んで、カウンタのモードを指定し、さらにそのカウンタにどれだけカウントするか決定するカウント数を書込まなければなりません。

表 4-1 μPD71054への書き込み

(CS=0, RD=1)

WR	A1	A0	書き込み対象
0	0	0	カウンタ# 0
0	0	1	カウンタ# 1
0	1	0	カウンタ# 2
0	1	1	コントロール・ワード・レジスタ

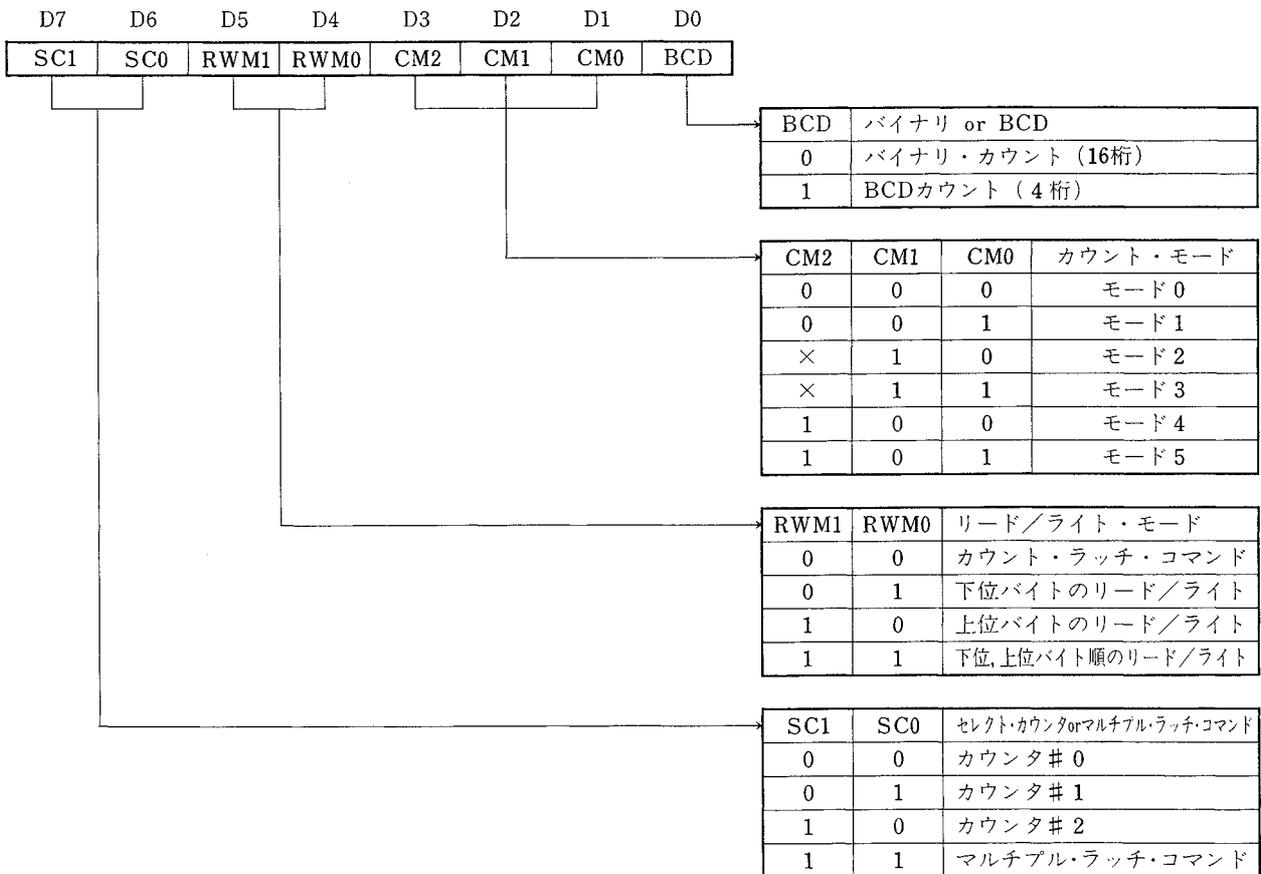
(1) コントロール・ワードとモード指定

カウンタを動作させるには、まずコントロール・ワードを書込んで、使用するカウンタのモードを指定します。

表 4-1 が示すようにA1A0=11として書込めば、それはコントロール・ワードと解釈されます。

コントロール・ワードは 8 ビット構成で、次に示す四つのブロックに分けることができます。

図 4-2 コントロール・ワードのフォーマット



## i) SC1[D7]~SC0[D6] (Select Counter or Multiple Latch Command)

カウンタ#0, #1, #2またはマルチプル・ラッチ・コマンドの指定をします。カウンタを指定した場合, 以下のii)~iv)は指定されたカウンタに対して意味を持ちます。マルチプル・ラッチ・コマンドについては, 後述の“カウンタからの読出し”を参照してください。

## ii) RWM1[D5]~RWM0[D4] (Read/Write Mode)

カウント・レジスタの書込み, カウント・ラッチの読出しを規定するリード/ライト・モード(下位・上位2バイト, 下位1バイト, 上位1バイト), またはカウンタ・ラッチ・コマンドの指定をします。1バイト・モードの場合でもカウンタは常に2バイトで動作します。カウンタ・ラッチ・コマンドについては後述の“カウンタからの読出し”を参照してください。

## iii) CM2[D3]~CM0[D1] (Count Mode)

カウント・モード0~5を指定します。

## iv) BCD[D0] (Binary or BCD)

バイナリ・カウント, またはBCDカウントの指定をします。バイナリ・カウントの場合は0H~FFFFH, BCDカウントの場合は0~9999までのカウント数が設定可能です。

コントロール・ワードが入力されたとき, それがモードの指定ならば, すなわちマルチプル・ラッチ・コマンド, カウンタ・ラッチ・コマンド以外の場合は, SC1, SC0で選択されたカウンタのステータス・レジスタの下位6ビットに, モード情報であるコントロール・ワードの下位6ビットがコピーされます。以後, そのカウンタのモードは再びそのカウンタがモード指定されない限り変化しません。

## (2) カウント数の書込み

カウンタのモード指定を行なった後, そのカウンタにカウント数を書込みます。A1, A0を目的のカウンタを指定するように設定してから書込めば, そのカウンタのカウント・レジスタに書込まれます。新しいカウント数はどの時点でも書込み可能です。カウント数の書込みでは, モード指定の際に設定されたリード/ライト・モードに注意する必要があります。下位1バイト, 上位1バイト・モードに設定されている場合は, 1回の書込みで, それぞれカウント・レジスタの下位, 上位バイトに書込まれてカウント数の書込みは完了します。この場合, それぞれの残りの1バイトは00Hになります。下位・上位2バイト・モードでは, 1回目の書込みで下位バイトに書込まれます。そして2回目の書込みで上位バイトに書込んだ時点で, カウント数の書込みが完了します。たとえば, 現在下位1バイト・モードに設定されているカウンタに対して, 不注意にも8801Hという2バイトのカウント数を書込もうとして, 1回目に01Hを書込み, 2回目に88Hを書込んだ場合は, カウント・レジスタには最初0001Hが書込まれ, 続いて新しいカウント数0088Hが書込まれたことになります。

表4-2 カウント数書込みとリード/ライト・モード

リード/ライト・モード	書込み回数	カウント・レジスタ	
		上位バイト	下位バイト
下位1バイト	1	00H	××H
上位1バイト	1	××H	00H
下位・上位2バイト	2	××H (2回目)	××H (1回目)

4.2 カウンタからの読出し

μPD71054には動作中のカウンタに影響を与えずに、ダウンカウンタの内容を読出す機能があります。その方法には次に述べる三つの方法がありますが、特にマルチプル・ラッチ・コマンドではカウント中のカウント・データのほか、カウンタのモードやOUT端子の状態を読出すことができます。

表 4-3 μPD71054からの読出し  
( $\overline{CS}=0, \overline{WR}=1$ )

$\overline{RD}$	A1	A0	読出し対象
0	0	0	カウンタ# 0
0	0	1	カウンタ# 1
0	1	0	カウンタ# 2

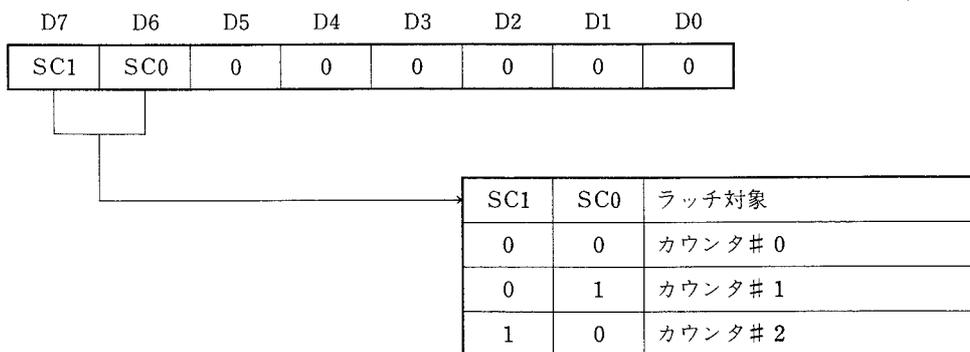
(1) カウント・データの直接読出し

A1,A0で指定されたカウンタを読出すことによって、現在のカウント・データを読出すことができます。しかし、この方法ではダウンカウンタの追従状態にあるカウント・ラッチを読出すので、読出し動作中にその値が変化することもあり不確実です。確実なデータを得るには、そのカウンタのCLK入力またはGATE入力を操作して、カウントを停止して読まなければなりません。

(2) カウント・ラッチ・コマンド

カウント・ラッチ・コマンドを実行することによって、SC1, SC0ビットで選択されたカウンタ(図4-3)のダウンカウンタの内容、すなわちカウント・データがカウント・ラッチにラッチされます。ラッチされたカウント・データはそのカウンタが読まれるかまたは新たにモード指定されるまでは保持されますので、コマンドを実行した時点での確実なカウント・データを、カウンタの動作に全く影響を与えずに読出すことができます。

図 4-3 カウント・ラッチ・コマンド時のコントロール・ワード・フォーマット



もしカウント・ラッチ・コマンドを実行して、そのカウンタを読まないで、再びそのカウンタにカウント・ラッチ・コマンドを実行した場合は、後のコマンドは無視され、最初のコマンドでラッチされた値がそのカウンタが読まれるまで保持されます。

ラッチされているカウント・データを読出せば、ラッチは解除され、カウント・ラッチはダウンカウンタの追従状態に戻ります。

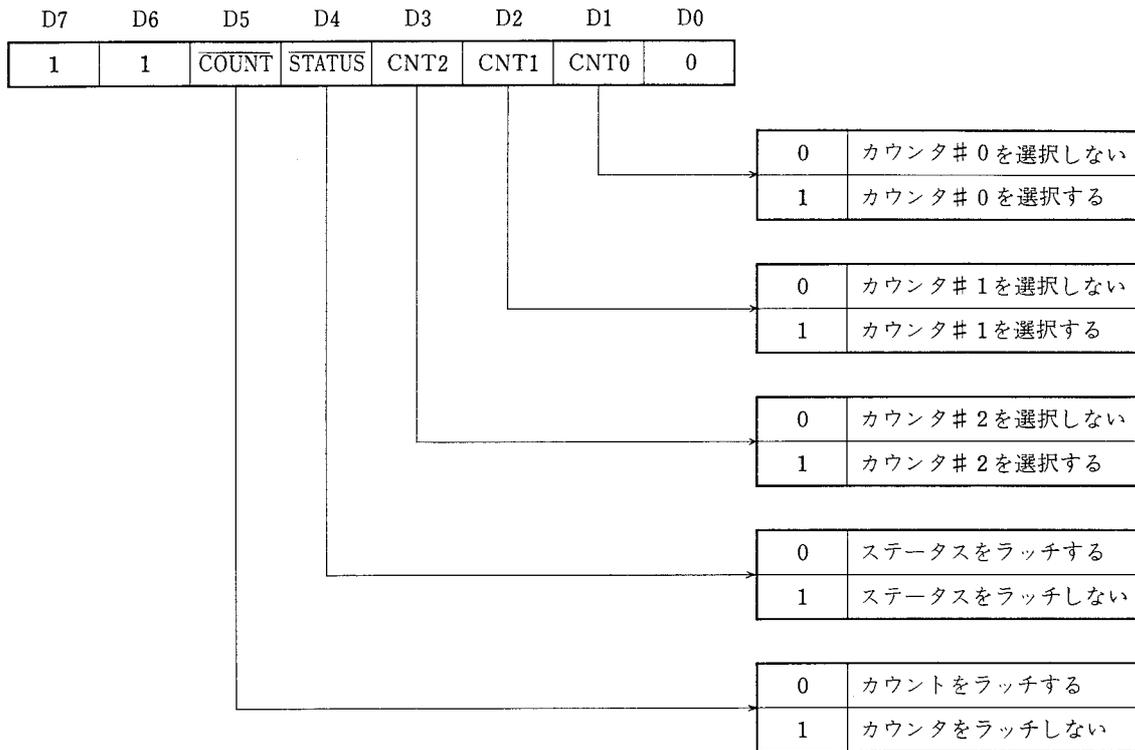
(3) マルチプル・ラッチ・コマンド

マルチプル・ラッチ・コマンドを使用することにより、選択されたカウンタすべての、その時点でのカウント・データ、プログラム状態、出力状態、カウント無効フラグ状態をラッチしますので、それらを読むことができます。

このコマンドのフォーマットは図4-4に示されています。

図4-4 マルチプル・ラッチ・コマンド・フォーマット

(A1A0=11,  $\overline{CS}=0$ ,  $\overline{RD}=1$ ,  $\overline{WR}=0$ )



CNT2[D3]~CNT0[D1]ビットはそれぞれカウンタ#2~カウンタ#0に対応していて、そのビットが1となっているカウンタ全部がこのコマンドの対象となります。このことにより、1度のマルチプル・ラッチ・コマンドで複数のカウンタのラッチができます。

COUNTビット[D5]を0とすれば、選択したカウンタ群のカウント・データをカウント・ラッチにラッチします。

STATUSビット[D4]を0とすれば、選択したカウンタ群のステータス・データ(図4-5)がステータス・ラッチにラッチされます。ステータス・データのD5~D0はそのカウンタのモード状態、OUTPUTビット[D7]はそのカウンタのOUT端子の状態を示しています。NC (Null Count) ビット[D6]は、最も新しく書込まれたカウント数がダウカウンタへ転送されているか、いないかを示しており、0ならば転送されたことを、1ならばまだ転送されていないことを示しています。

図4-5 ステータス・データ

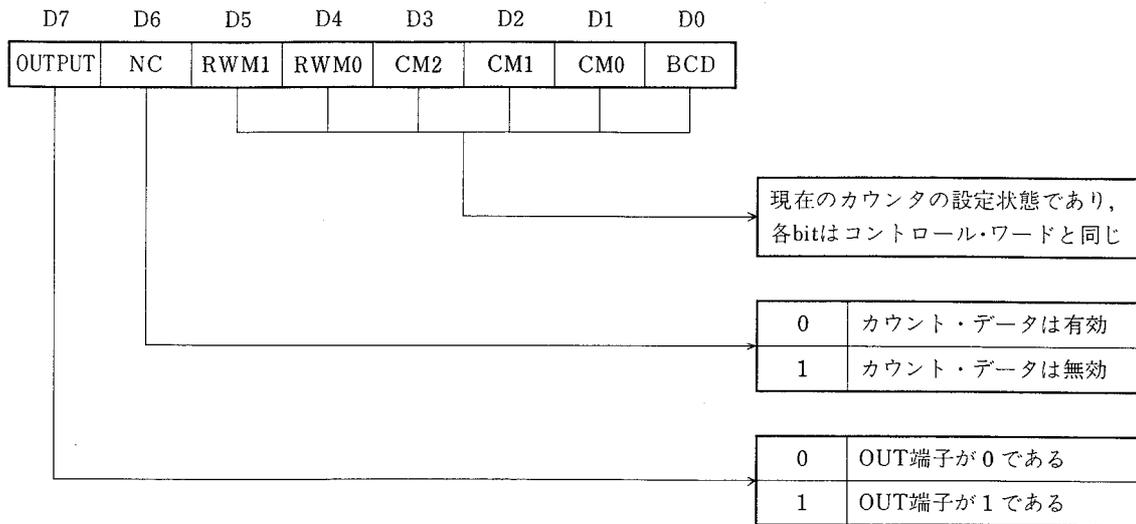
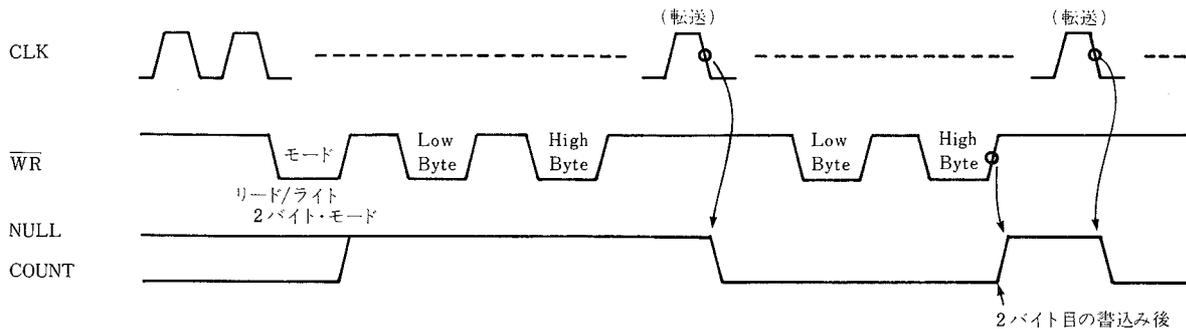


表4-4 NCフラグの変化

動作	NCフラグ
モード指定のコントロール・ワード書込み	1
カウンタ・レジスタへのカウンタ数の書込み*	1
カウンタ・レジスタから、ダウンカウンタへのカウンタ数の転送	0

\*：リード/ライト・2バイト・モードの場合には、2バイト目が書込まれた時点でフラグが1になる。

図4-6 NCフラグの変化例

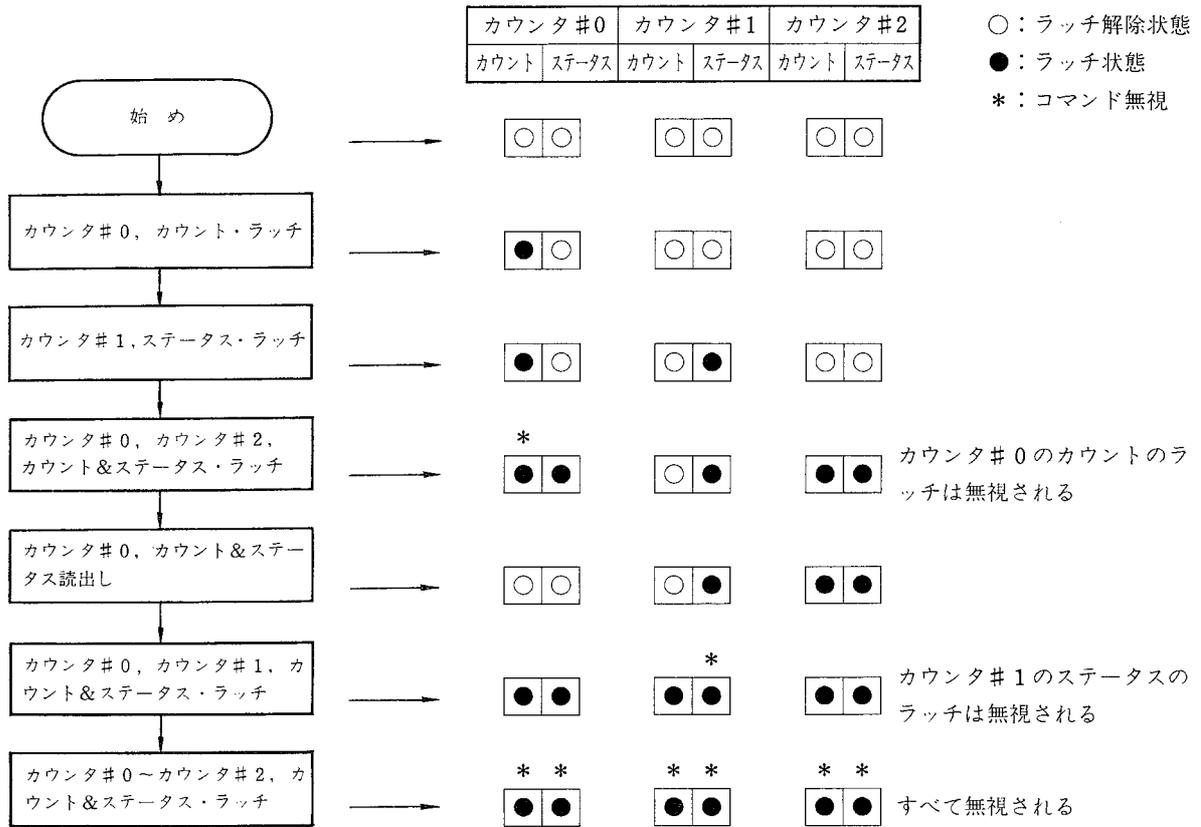


マルチプル・ラッチ・コマンドでラッチしたカウンタ・ラッチ，ステータス・ラッチは，それが読まれるかまたは新たにモード指定されるまではデータを保持していますので，ラッチされてから，まだ読まれていないラッチに再びマルチプル・ラッチ・コマンドを実行した場合は，そのラッチに関しては無視されます。このことについては図4-7に例が示されています。カウンタ・データ，またはステータス・データが読まれると，それぞれを保持していたラッチは解除されます。

図4-7 マルチプル・ラッチ・コマンド実行例

マルチプル・ラッチ・コマンド

ラッチ状態



マルチプル・ラッチ・コマンドではカウント・データとステータス・データの両方をラッチすることができますが、そのときは次のことに注意が必要です。カウント・データ、ステータス・データのどちらが先にラッチされたとしても、そのカウンタに対しての最初の読出しでは常にステータス・データが読出されます。そして、次の1回、または2回（リード/ライト・モードによって決っている）の読出しで、カウント・データが読出されます。さらに読続けると、ラッチされていないカウント・データ(ダウンカウンタの追従状態)が読出されます。

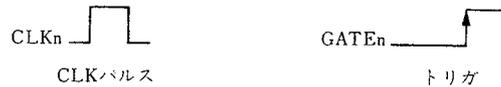
読出し動作においてもリード/ライト・モードに従わなければなりません。特に下位・上位2バイト・モードの場合は必ず2バイトを読まなければなりません。ただし、1バイト目の直ぐ後に2バイト目を読まなければならないということではなく、その間にほかのカウンタの操作などを行なうことが可能です。また2バイト・モードのカウンタに対しては、次のような操作も可能です。

- ① 下位バイト読出し
- ② 新しい下位バイト書込み
- ③ 上位バイト読出し
- ④ 新しい上位バイト書込み

## 5. カウント・モード

ここでは、六つのカウント・モードの動作説明とそれぞれのモードに対するプログラム例を示しますが、これらの説明の前に次の事項を理解しておいてください。

- CLKパルス : CLK n 入力の立上がりから次の立下がりまでです。  
 トリガ : GATE n 入力の立上がりです。



- GATE : GATE n 入力は、CLK n 入力の立上がりごとにサンプルされています。そのときのセンス方法にはハイ・レベル、ロウ・レベルのレベル・センスと、立上がり(トリガ)センスがあります。後者では、カウンタ# n 内にあるトリガF/FがGATEの立上がりでセットされ、それに続くCLK n の立上がりでそのF/Fがセンスされます。センスされたF/Fは次の動作のために即りセットされます。

イニシャルOUT : コントロール・ワードでモード指定されたときに、即座に決定されるOUT端子の状態です。

カウント数転送 : カウント・レジスタからダウンカウンタへのカウント数の転送です。

デクリメント : ダウンカウンタの動作で、CLKパルスの立下がりに行なわれます。

カウントZERO : ダウンカウンタの内容がデクリメントされて0になった状態です。

PCNT0 : カウンタ# 0用の入出力用ポート (A1A0=00)

PCNT1 : カウンタ# 1用の入出力用ポート (A1A0=01)

PCNT2 : カウンタ# 2用の入出力用ポート (A1A0=10)

PCTRL : コントロール・ワード用の出力ポート (A1A0=11)

CW : コントロール・ワード

LB : カウント数の下位バイト

HB : カウント数の上位バイト

各カウント・モードでの実行例(タイミング・チャート)では、カウンタ# 0をリード/ライト・1バイト・モード、バイナリ・カウントで実行した場合です。GATE 0信号が省略されている場合はGATE=ハイ・レベルとします。OUT信号の下の16進数はその時点でのカウント値を表わしていて、“?”はモード指定直後では不定値、それ以外では前のカウントの続きであることを示しています。

各モードでの最大カウント数の設定値は0です。0の場合バイナリでは10000H, BCDでは10000となります。

## 5.1 モード0：カウント終了時での割込み

指定したカウントが終了すると同時にOUT端子はロウ・レベルからハイ・レベルに変わります。

表5-1 モード0動作

イニシャルOUT	ロウ・レベル	
GATE入力	ハイ・レベル	カウント状態
	ロウ・レベル	カウント禁止状態
カウント数書込み	OUT端子がロウ・レベルになります。(CLKパルスに無関係) リード/ライトが2バイト・モードの場合は、1バイト目を書くとカウントが禁止され、OUT端子がロウ・レベルになります。	
カウント数転送とカウント	GATE=ハイ・レベル時に書込まれた場合 カウント数が書込まれた次のCLKパルスで転送が行われます。 デクリメントは転送の次のCLKパルスから開始されますので、カウント数がNならば、OUT端子はN+1 CLKパルスの間ロウ・レベルになります。 GATE=ロウ・レベル時に書込まれた場合 カウント数が書込まれた次のCLKパルスで転送が行われます。 GATEがハイ・レベルになると、その次のCLKパルスからデクリメントが開始されますので、カウント数がNならば、OUT端子はN CLKパルスの間ロウ・レベルになります。	
カウントZERO	OUT端子がハイ・レベルになります。カウント動作は止まらずに、バイナリならばFFFFH, BCDならば9999へとカウントダウンされていきます。	
最小カウント数	1	

図 5-1 モード 0 動作例

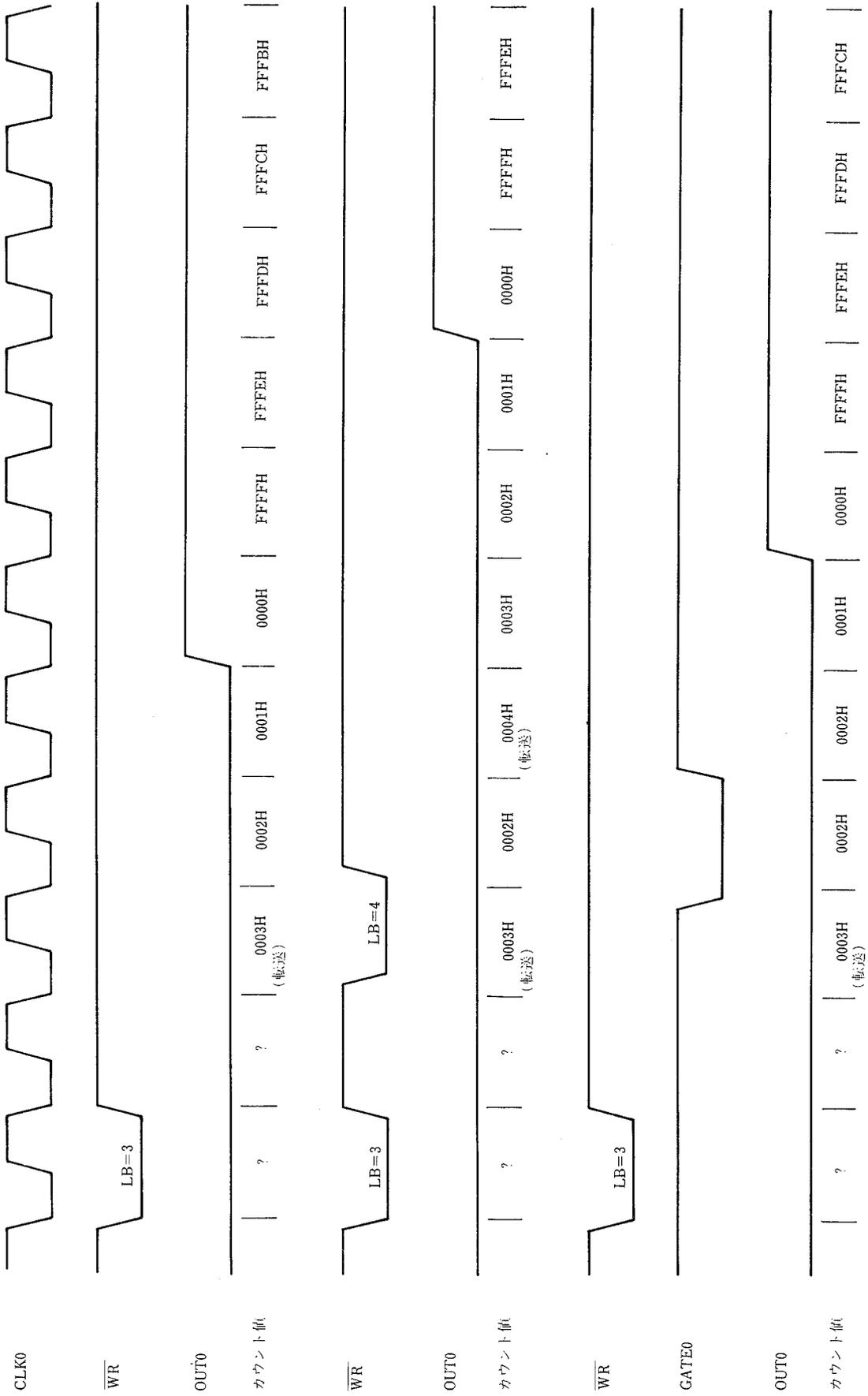
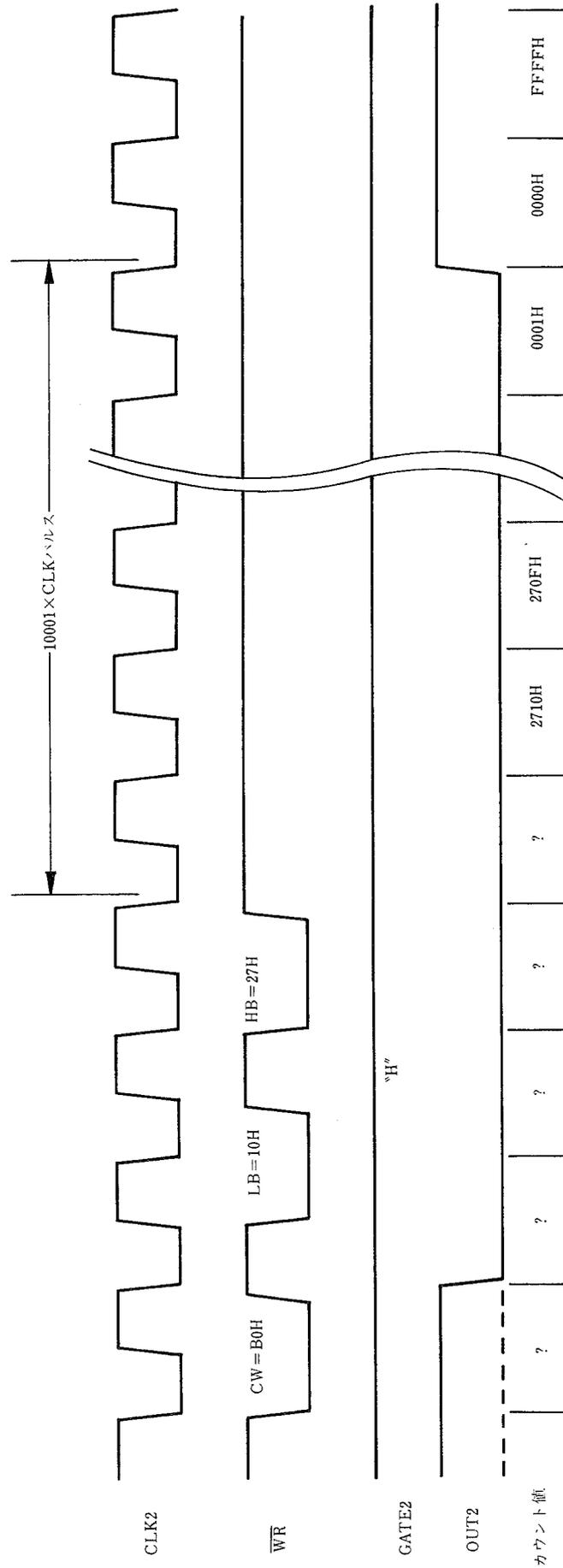




図5-2 モード0 プログラム例の動作



5.2 モード1：ゲート端子・リトリガラブル・1ショット

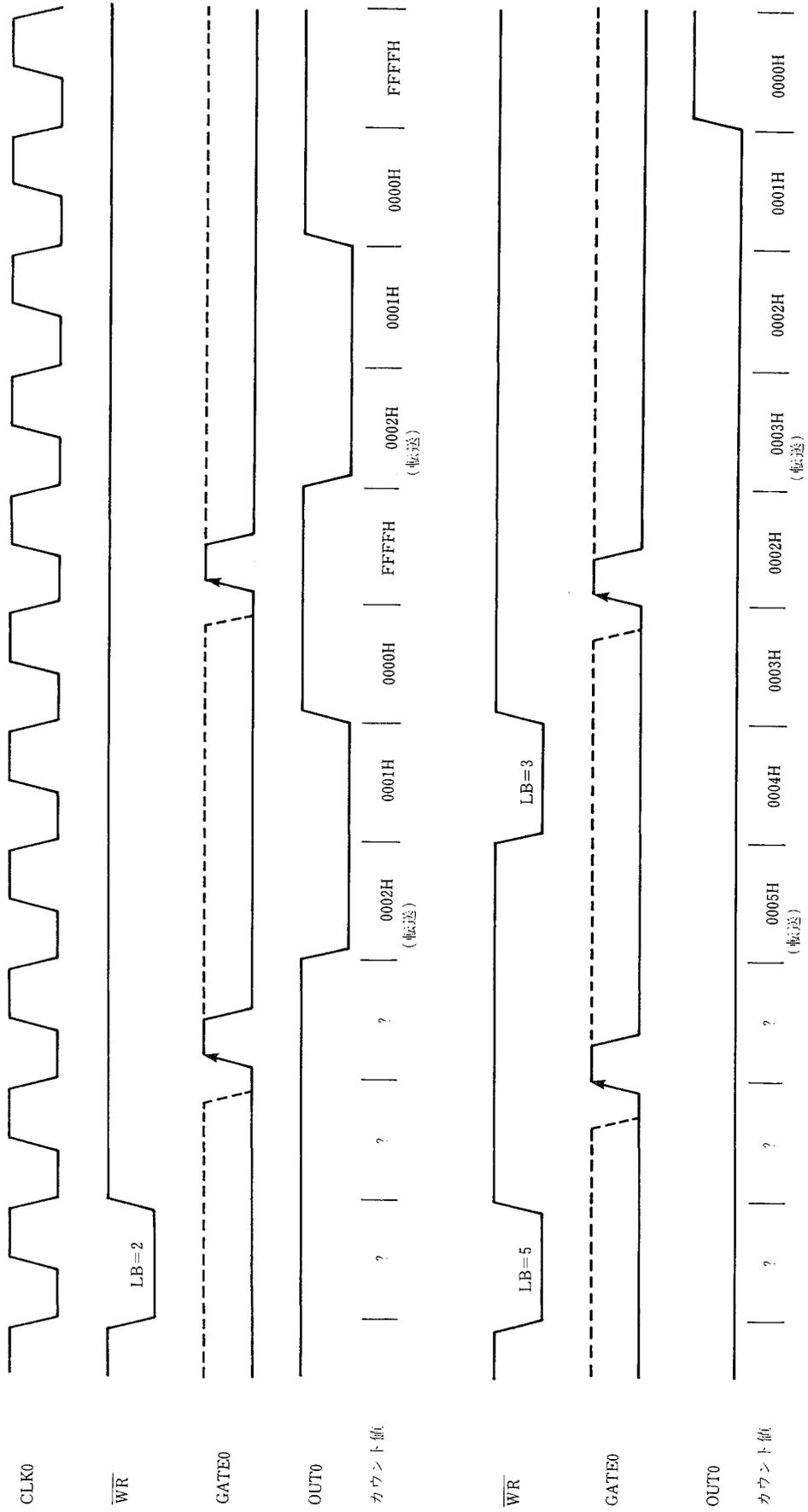
指定した長さのロウ・レベル・1ショット・パルスがOUT端子に出力されます。GATE入力により再トリガが可能です。

表5-2 モード1動作

イニシャルOUT	ハイ・レベル
GATE入力 *トリガ	トリガの次のCLKパルスでカウント数転送が起こります。
カウント数書込み	現在の動作に影響せずに書込まれます。
カウント数転送とカウント	トリガがあると、次のCLKパルスで転送が行なわれ、同時にOUT端子がロウ・レベルになり、1ショット・パルスが開始されます。デクリメントは次のCLKパルスから開始されますので、カウント数がNならば、OUT端子の1ショット出力はN CLKパルスの間続きます。
カウントZERO	OUT端子がハイ・レベルになります。カウント動作は止まらずに、バイナリならFFFFH、BCDなら9999へとカウントダウンされていきます。
最小カウント数	1

\*：モード指定直後でまだカウント数が書かれていない状態、およびリード/ライト・2バイト・モードで1バイトしか書かれていない状態ではトリガは無視されます。

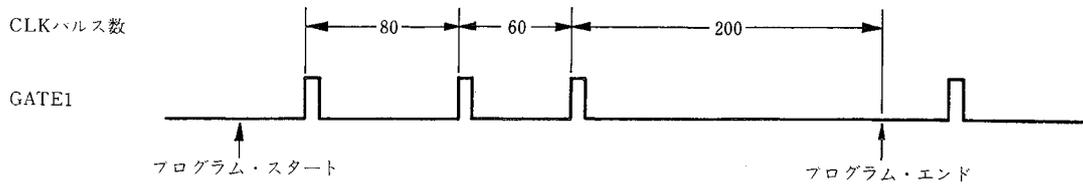
図 5-3 モード1 動作例



モード1・プログラム例

GATEによるトリガが1度発生してから、200CLKパルス以上の間トリガが発生しなくなるまで待つサブルーチンです。

カウンタ#1をリード/ライト下位1バイト、バイナリで使っています。



```

SUBR1 : MOV    AL, 01010010B } モード指定
      OUT    PCTRL, AL }
                        ◦カウンタ#1
                        ◦リード/ライト下位1バイト
                        ◦カウント・モード1
                        ◦バイナリ

      MOV    AL, 200 }
      OUT    PCNT1, AL } カウント数下位バイト書込み

;

FSTTRG : MOV    AL, 11100100B } マルチプル・ラッチ・コマンド
      OUT    PCNT1, AL }
                        ◦カウンタ#1
                        ◦ステータス

      IN     AL, PCNT1 }
      TEST1  AL, 7 } 最初のトリガを待つ
      BNZ   FSTTRG

;

WAIT : MOV    AL, 11100100B } マルチプル・ラッチ・コマンド
      OUT    PCTRL, AL }
                        ◦カウンタ#1
                        ◦ステータス

      IN     AL, PCNT1 }
      TEST1  AL, 7 } 出力がハイ・レベルになるまで待つ
      BZ    WAIT
      RET
    
```

5.3 モード2：レート・ジェネレータ

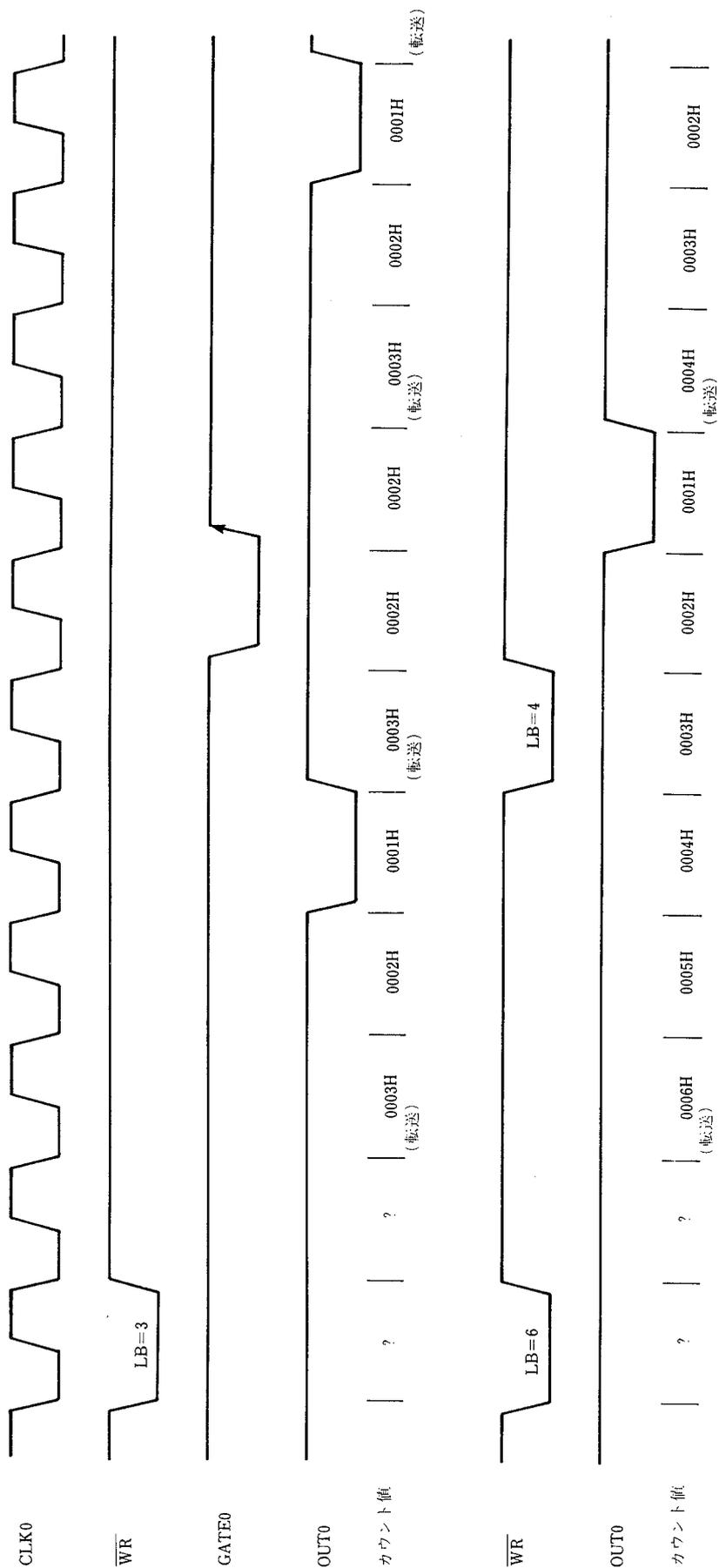
指定したカウントの最後の1 CLKパルス分だけOUT端子がロウ・レベルになる動作を周期的に行なう分周カウンタです。

表5-3 モード2動作

イニシャルOUT	ハイ・レベル	
GATE入力	ハイ・レベル	カウント状態
	ロウ・レベル	カウント禁止状態。OUT端子がロウ・レベルのときにGATEがロウ・レベルになると、OUT端子はハイ・レベルになります。(CLKパルスに無関係)
	*トリガ	トリガの次のCLKパルスでカウント数転送が起こります。
カウント数書込み	現在の動作に影響せずに書込まれます。	
カウント数転送とカウント	モード指定に続くカウント数の書込みの次のCLKパルスで転送されます。その後はカウント数がデクリメントされてカウント値が1になった次のCLKパルスで転送が行なわれます。また、トリガがあればその次のCLKパルスでも転送が行なわれます。 OUT端子は、ダウンカウンタの内容が1になると同時に1 CLKの期間だけロウ・レベルになり、再びハイ・レベルに戻ります。よって、カウント数がNならば動作は、N CLKパルスを周期として繰返されます。	
カウントZERO	このモードでは起こりません。	
最小カウント数	2	

\*：モード指定直後でまだカウント数が書かれていない状態、およびリード/ライト・2バイト・モードで1バイトしか書かれていない状態ではトリガは無視されます。

図 5 - 4 モード 2 動作例



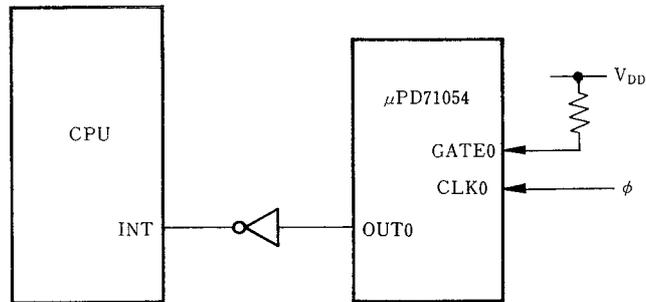
モード2・プログラム例

CPUに対して一定時間ごとに割込みを発生させるサブルーチンです。カウンタ#0をリード/ライト下位・上位2バイト、バイナリで使っています。

```

SUBR3 : MOV  AL, 00110100B }   モード指定
        OUT  PCTRL, AL      }   ・カウンタ#0
                                }   ・リード/ライト下位・上位2バイト
                                }   ・カウント・モード2
                                }   ・バイナリ

        MOV  AL, 10H        }
        OUT  PCNT0, AL      }   カウント数10000書込み
        MOV  AL, 27H
        OUT  PCNT0, AL
        RET
    
```



5.4 モード3：方形波ジェネレータ

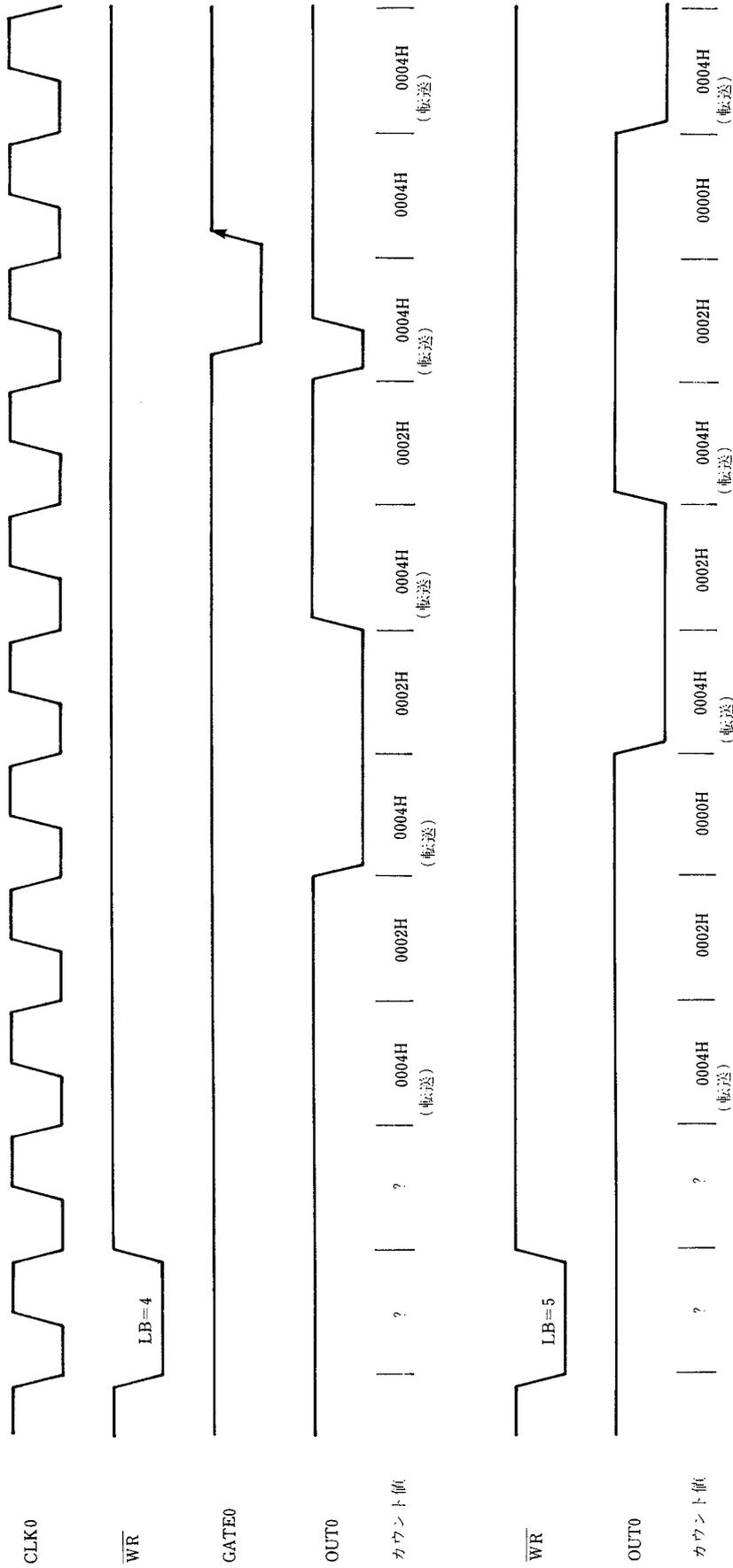
モード2と同様の分周カウンタですが、デューティが異なります。

表5-4 モード3動作

イニシャルOUT	ハイ・レベル	
GATE入力	ハイ・レベル	カウント状態
	ロウ・レベル	カウント禁止状態。OUT端子がロウ・レベルのときにGATEがロウ・レベルになると、OUT端子はハイ・レベルになります。(CLKパルスは無関係)
	*トリガ	トリガの次のCLKパルスでカウント数転送が起こります。
カウント数書込み	現在の動作に影響しませんが、現在の方形波の半周期終了時にカウント数転送が起こり、同時にOUT端子の状態が反転します。	
カウント数転送とカウント	<p>モード指定に続くカウント数の書込みの次のCLKパルスで転送されます。その後は現在の半周期終了時に転送が起こり、OUT端子出力が反転します。また、トリガの次のCLKパルスでも転送が行なわれます。</p> <p>カウント数Nが偶数か、奇数かによって動作が異なり、偶数の場合は、転送されてから2ずつデクリメントされ、カウント値が2になると、次のCLKパルスで、転送が起こりOUT端子の状態が反転します。これを半周期として以後この動作が繰返し行なわれます。</p> <p>奇数の場合は、N-1が転送され、2ずつデクリメントされます。OUT端子がハイ・レベルである半周期はカウント値が0の状態までですが、次のCLKパルスで再びN-1が転送され、OUTがロウ・レベルになった半周期はカウント値が2の状態までしか続きません。このためハイ・レベルの状態の方が1CLK分だけ長くなっています。</p>	
カウントZERO	カウント数が奇数の場合にのみ起こり得ます。	
最小カウント数	2	

\*：モード指定直後でまだカウント数が書かれていない状態、およびリード/ライト・2バイト・モードで1バイトしか書かれていない状態ではトリガは無視されます。

図 5-5 モード 3 動作例



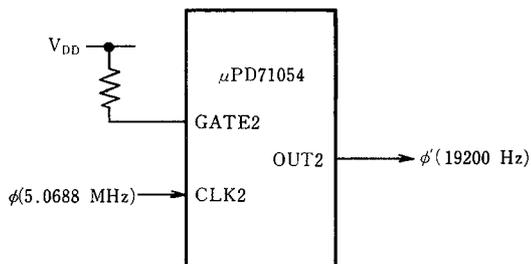
モード3・プログラム例

入力CLK (5.0688 MHz)を264 (=108H) 分周して19200 Hzを得るサブルーチンです。  
 カウンタ#2をリード/ライト下位・上位2バイト、バイナリで使っています。

```

SUBR4 : MOV  AL, 10110110B }   モード指定
        OUT  PCTRL, AL      }   ◦ カウンタ#2
                                }   ◦ リード/ライト下位・上位2バイト
                                }   ◦ カウント・モード3
                                }   ◦ バイナリ

        MOV  AL, 8H         }
        OUT  PCNT2, AL      }   264分周指定
        MOV  AL, 1H         }
        OUT  PCNT2, AL      }
        RET
    
```



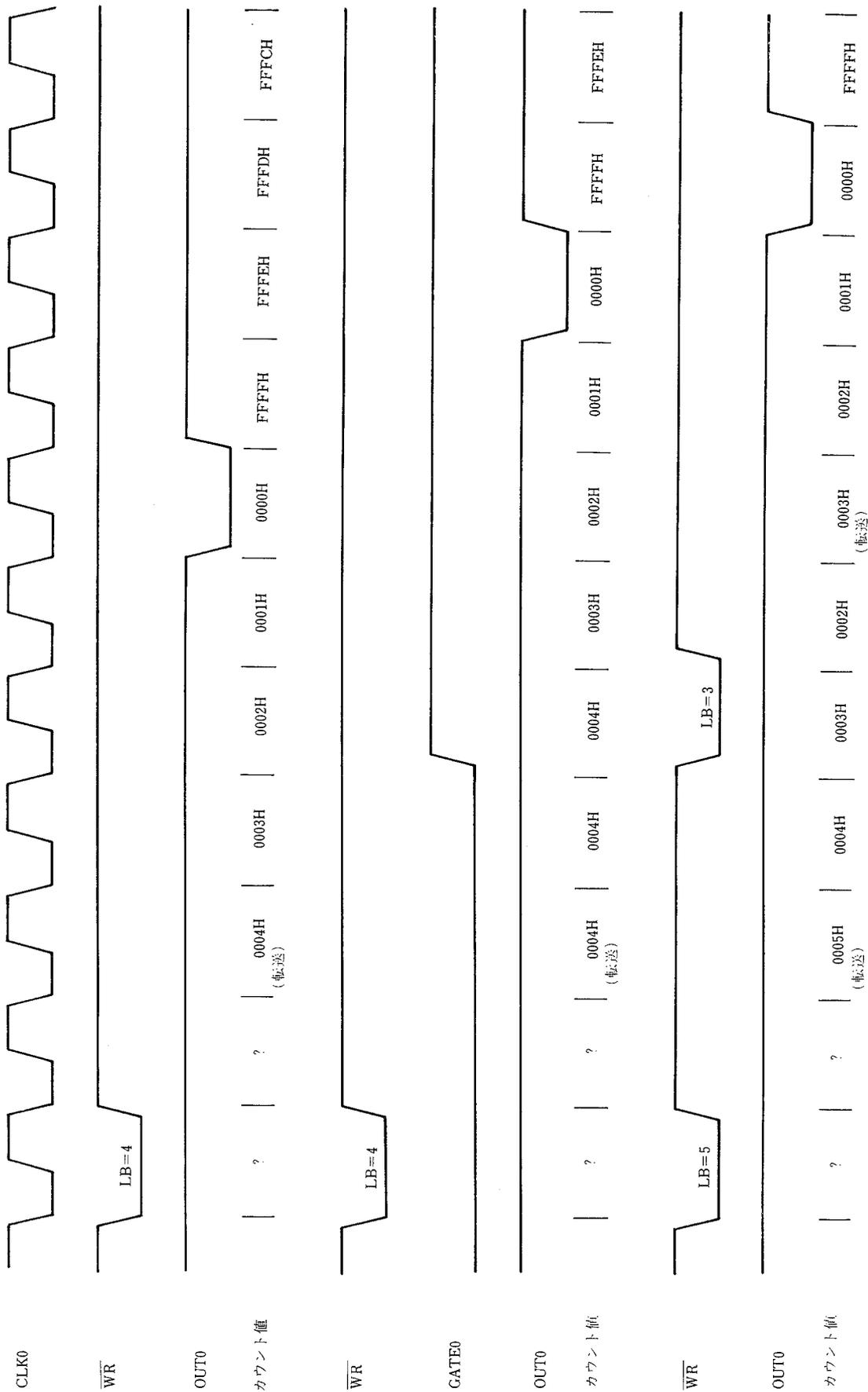
## 5.5 モード4：ソフトウェア・トリガード・ストローブ

指定したカウントが終了すると1 CLKパルス分だけOUT端子がロウ・レベルになります。この機能はカウント数転送1回につき1度だけ働きます。

表5-5 モード4動作

イニシャルOUT		ハイ・レベル
GATE入力	ハイ・レベル	カウント状態
	ロウ・レベル	カウント禁止状態
カウント数書込み		カウント数が書込まれると、次のCLKパルスでカウント数が転送されます。リード/ライトが2バイト・モードの場合は、2バイト目が書込まれたときに上記の動作が起こります。
カウント数転送とカウント		カウント数が書込まれた次のCLKパルスで転送が行なわれます。GATEがハイ・レベルならば、その次のCLKパルスからデクリメントが開始され、GATEがロウ・レベルならばGATEがハイ・レベルになった次のCLKパルスからデクリメントされます。
カウントZERO		OUT端子が1 CLKの間ロウ・レベルになり、再びハイ・レベルに戻ります。カウント動作は止まらずに、バイナリならFFFFH, BCDなら9999へカウントダウンされていきます。
最小カウント数		1

図 5-6 モード 4 動作例



5.6 モード5：ハードウェア・トリガード・ストロープ（リトリガラブル）

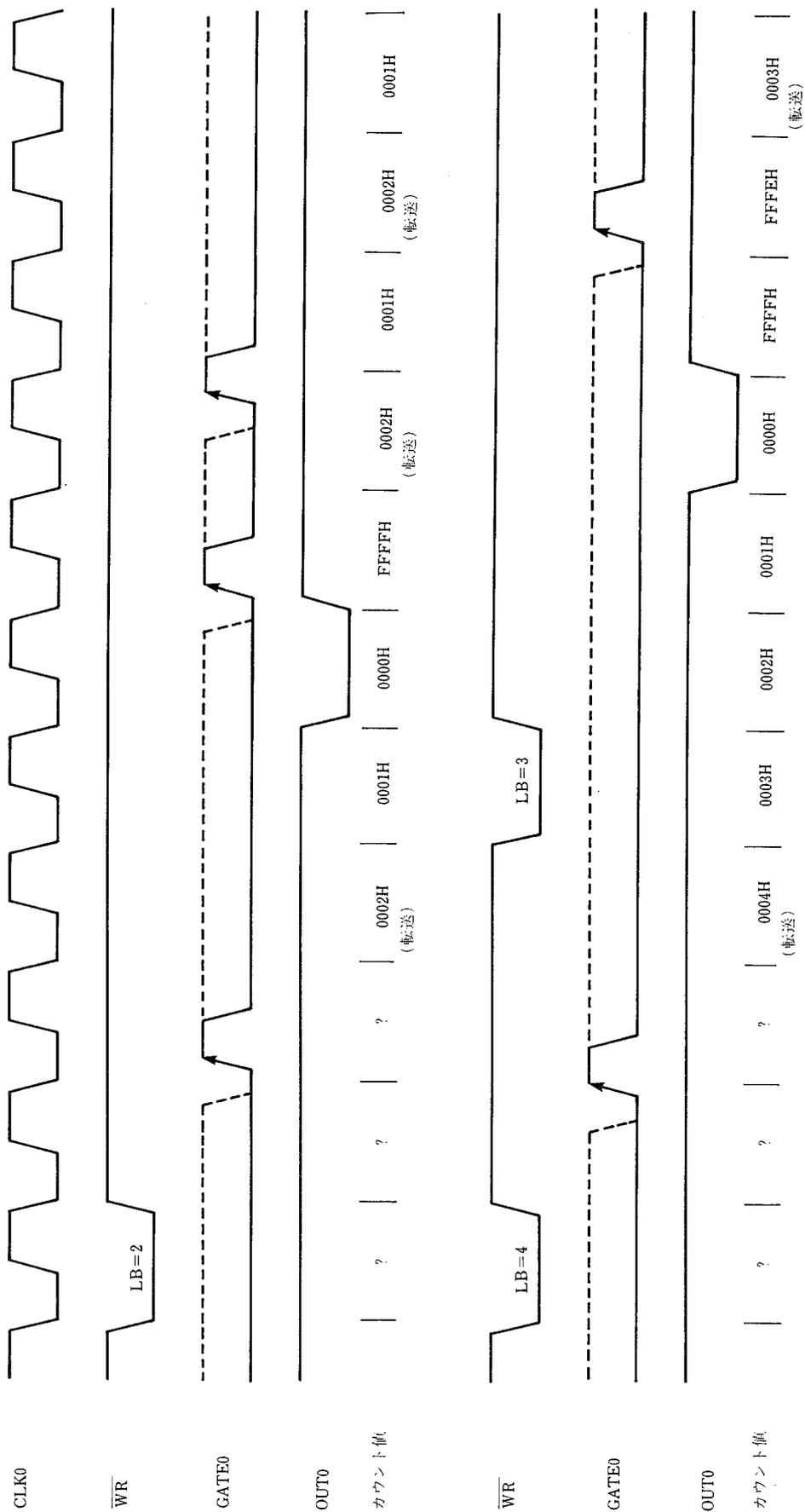
モード4と同じ動作ですが、GATE入力により開始され、再トリガ可能です。この機能はカウント数転送1回につき1度だけ働きます。

表5-6 モード5動作

イニシャルOUT	ハイ・レベル
GATE入力 *トリガ	トリガの次のCLKパルスでカウント数転送が起こります。
カウント数書込み	現在の動作に影響せずに書込まれます。
カウント数転送とカウント	トリガがあると、次のCLKパルスで転送が行なわれます。デクリメントは転送の次のCLKパルスから開始されますので、カウント数がNならばOUT端子は、トリガからN + 1 CLKパルスの間はロウ・レベルになりません。
カウントZERO	OUT端子が1 CLKの間ロウ・レベルになり、再びハイ・レベルに戻ります。カウント動作は止まらずに、バイナリならFFFFH, BCDなら9999へとカウントダウンされていきます。
最小カウント数	1

\*：モード指定直後でまだカウント数が書かれていない状態、およびリード/ライト・2バイト・モードで1バイトしか書かれていない状態ではトリガは無視されます。

図 5-7 モード 5 動作例



モード5・プログラム例

モード5を用いることによって、インタフェースのフェイル・セーフ機能を作ることができます。

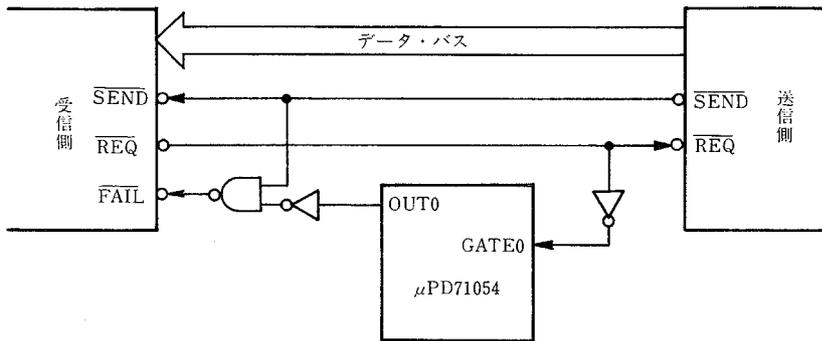
受信側がデータ送信をREQ信号によって要求し、それに対して送信側はデータ・バスにデータを出力して、SEND信号を受信側に返して送信したことを知らせるようになっていいます。このシステムで、送信側が故障していてSEND信号が返ってこなければ、受信側はいつまでもSEND信号を待っている状態となりシステムは機能を停止してしまいます。そこで、REQ信号が出てからある一定時間（ここでは50CLKパルス）内にSEND信号が出なかった場合は、故障していると解釈して受信側にFAIL信号を与えるようにすれば、受信側はその事態に対しての処理を行なうことができます。

```

SUBR5 : MOV  AL, 00011010B  } モード指定
        OUT  PCTRL, AL      }   。カウンタ# 0
                               }   。リード/ライト下位1バイト
                               }   。カウント・モード5
                               }   。バイナリ

        MOV  AL, 50         } 時間設定
        OUT  PCNT0, AL     }   (50CLKパルス)

        RET
    
```



6. 電気的特性

絶対最大定格 (Ta=25 °C)

項目	略号	条件	定格	単位
電源電圧	V <sub>DD</sub>		-0.5~+7.0	V
入力電圧	V <sub>I</sub>		-0.5~V <sub>DD</sub> +0.3	V
出力電圧	V <sub>O</sub>		-0.5~V <sub>DD</sub> +0.3	V
動作温度	T <sub>opt</sub>		-40~+85	°C
保存温度	T <sub>str</sub>		-65~+150	°C

注意1. IC製品の出力(または入出力)端子同士を直結したり、V<sub>DD</sub>またはV<sub>CC</sub>やGNDに直結したりしないでください。ただし、オープン・ドレイン端子やオープン・コレクタ端子同士は直結できます。また、ハイ・インピーダンスとなる端子で出力の衝突を避けるタイミング設計をした外部回路でも直結可能です。

2. 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると製品の品質を損なう恐れがあります。ただし本来、以下のDC特性とAC特性の範囲内で動作させるべきです。

DC特性 (Ta=-40~+85 °C, V<sub>DD</sub>=5 V±10 %)

項目	略号	条件	MIN.	TYP.	MAX.	単位
高レベル入力電圧	V <sub>IH</sub>		2.2		V <sub>DD</sub> +0.3	V
低レベル入力電圧	V <sub>IL</sub>		-0.5		0.8	V
高レベル出力電圧	V <sub>OH</sub>	I <sub>OH</sub> =-400 μA	0.7×V <sub>DD</sub>			V
低レベル出力電圧	V <sub>OL</sub>	I <sub>OL</sub> =2.5 mA			0.4	V
高レベル入力リーク電流	I <sub>L1H</sub>	V <sub>I</sub> =V <sub>DD</sub>			10	μA
低レベル入力リーク電流	I <sub>L1L</sub>	V <sub>I</sub> =0 V			-10	μA
高レベル出力リーク電流	I <sub>L0H</sub>	V <sub>O</sub> =V <sub>DD</sub>			10	μA
低レベル出力リーク電流	I <sub>L0L</sub>	V <sub>O</sub> =0 V			-10	μA
電源電流	I <sub>DD1</sub>	μPD71054 (8 MHz 動作時)			30	mA
		μPD71054-10 (10 MHz 動作時)		10	20	mA
	I <sub>DD2</sub>	スタンバイ時 入力端子: V <sub>IH</sub> =V <sub>DD</sub> -0.1 V V <sub>IL</sub> =0.1 V 出力端子: オープン		2	50	μA

容量 (Ta=25 °C, V<sub>DD</sub>=0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
入力容量	C <sub>I</sub>	f <sub>C</sub> =1 MHz			10	pF
入出力容量	C <sub>I0</sub>	被測定ピン以外は0 V			20	pF

AC特性 (Ta = -40 ~ +85 °C, VDD = 5 V ± 10 %)

リード・サイクル:

項 目	略 号	条 件	μPD71054		μPD71054-10		単 位
			MIN.	MAX.	MIN.	MAX.	
アドレス設定時間 (対 $\overline{RD}$ ↓)	t <sub>SAR</sub>		30		20		ns
アドレス保持時間 (対 $\overline{RD}$ ↑)	t <sub>HRA</sub>		10		0		ns
$\overline{CS}$ 設定時間 (対 $\overline{RD}$ ↓)	t <sub>SCR</sub>		0		0		ns
低レベル $\overline{RD}$ パルス幅	t <sub>RRL</sub>		150		95		ns
データ遅延時間 (対 $\overline{RD}$ ↓)	t <sub>DRD</sub>	C <sub>L</sub> = 150 pF		120		85	ns
データ・フロート時間 (対 $\overline{RD}$ ↑)	t <sub>FRD</sub>	C <sub>L</sub> = 20 pF, R <sub>L</sub> = 2 kΩ	10	85	10	65	ns
データ遅延時間 (対 アドレス)	t <sub>DAD</sub>	C <sub>L</sub> = 150 pF		220		185	ns
読出し回復時間	t <sub>RV</sub>		200		165		ns

ライト・サイクル:

項 目	略 号	条 件	μPD71054		μPD71054-10		単 位
			MIN.	MAX.	MIN.	MAX.	
アドレス設定時間 (対 $\overline{WR}$ ↓)	t <sub>SAW</sub>		0		0		ns
アドレス保持時間 (対 $\overline{WR}$ ↑)	t <sub>HWA</sub>		0		0		ns
$\overline{CS}$ 設定時間 (対 $\overline{WR}$ ↓)	t <sub>SCW</sub>		0		0		ns
低レベル $\overline{WR}$ パルス幅	t <sub>WWL</sub>		160		95		ns
データ設定時間 (対 $\overline{WR}$ ↑)	t <sub>SDW</sub>		120		95		ns
データ保持時間 (対 $\overline{WR}$ ↑)	t <sub>HWD</sub>		0		0		ns
書込み回復時間	t <sub>RV</sub>		200		165		ns

AC特性

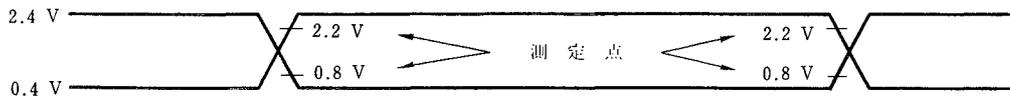
クロック、ゲート・タイミング：

項目	略号	条件	μPD71054		μPD71054-10		単位
			MIN.	MAX.	MIN.	MAX.	
クロック周期	t <sub>CYK</sub>		125	DC	100	DC	ns
高レベル・クロック・パルス幅	t <sub>KKH</sub>		60		30		ns
低レベル・クロック・パルス幅	t <sub>KKL</sub>		60		45		ns
クロック立上がり時間	t <sub>KR</sub>			25		25	ns
クロック立下がり時間	t <sub>KF</sub>			25		25	ns
高レベル・ゲート・パルス幅	t <sub>GGH</sub>		50		50		ns
低レベル・ゲート・パルス幅	t <sub>GGL</sub>		50		50		ns
ゲート設定時間(対CLK↑)	t <sub>SGK</sub>		50		40		ns
ゲート保持時間(対CLK↑)	t <sub>HKG</sub>		50		50		ns
クロック遅延時間(対WR↑)(カウント数)	t <sub>DWK</sub>	t <sub>KKH</sub> ≥ 125 ns	100		40		ns
		t <sub>KKH</sub> ≤ 125 ns	$\frac{225}{t_{KKH}}$				
クロック設定時間(対WR↑)(ラッチ・コマンド)	t <sub>SKW</sub>		85		60		ns
ゲート遅延時間(対WR↑)	t <sub>DWG</sub>		0		0		ns
出力遅延時間(対GATE↓)	t <sub>DGO</sub>	C <sub>L</sub> = 150 pF		120		100	ns
出力遅延時間(対CLK↓)	t <sub>DKO</sub>			150		100	ns
出力(イニシャル OUT)遅延時間(対WR↑)	t <sub>DWO</sub>			295		240	ns

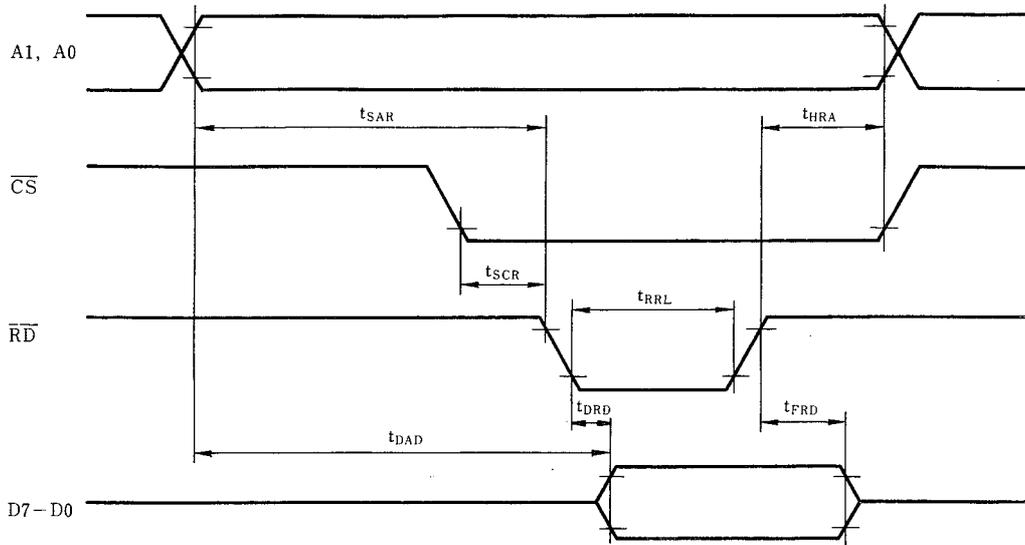
備考 ACタイミングの出力電圧は次の点で測定しています。

$$V_{OH} = 2.2 \text{ V}, V_{OL} = 0.8 \text{ V}$$

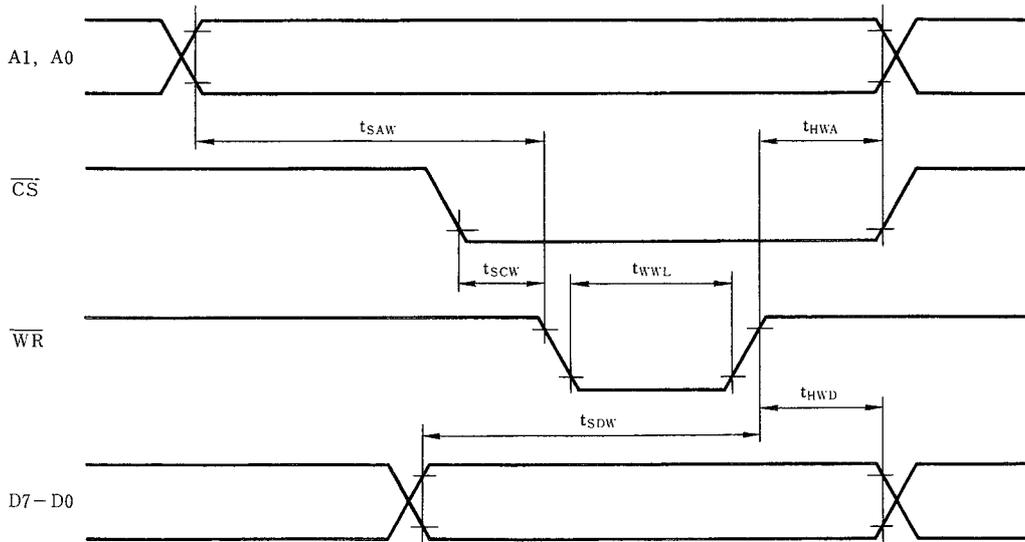
ACテスト入力波形：



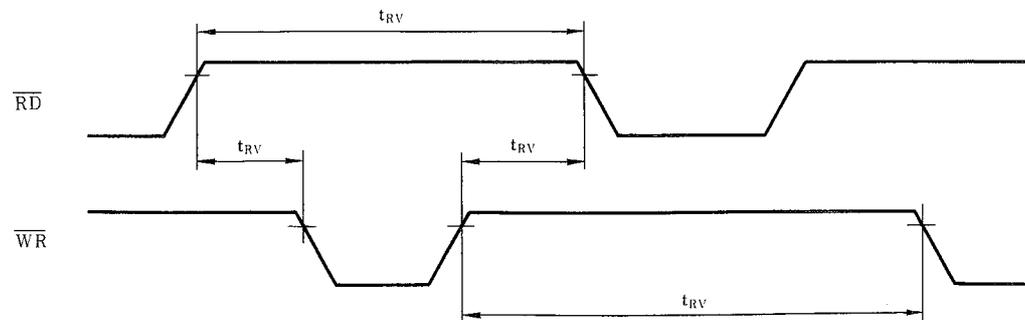
リード・サイクル・タイミング：

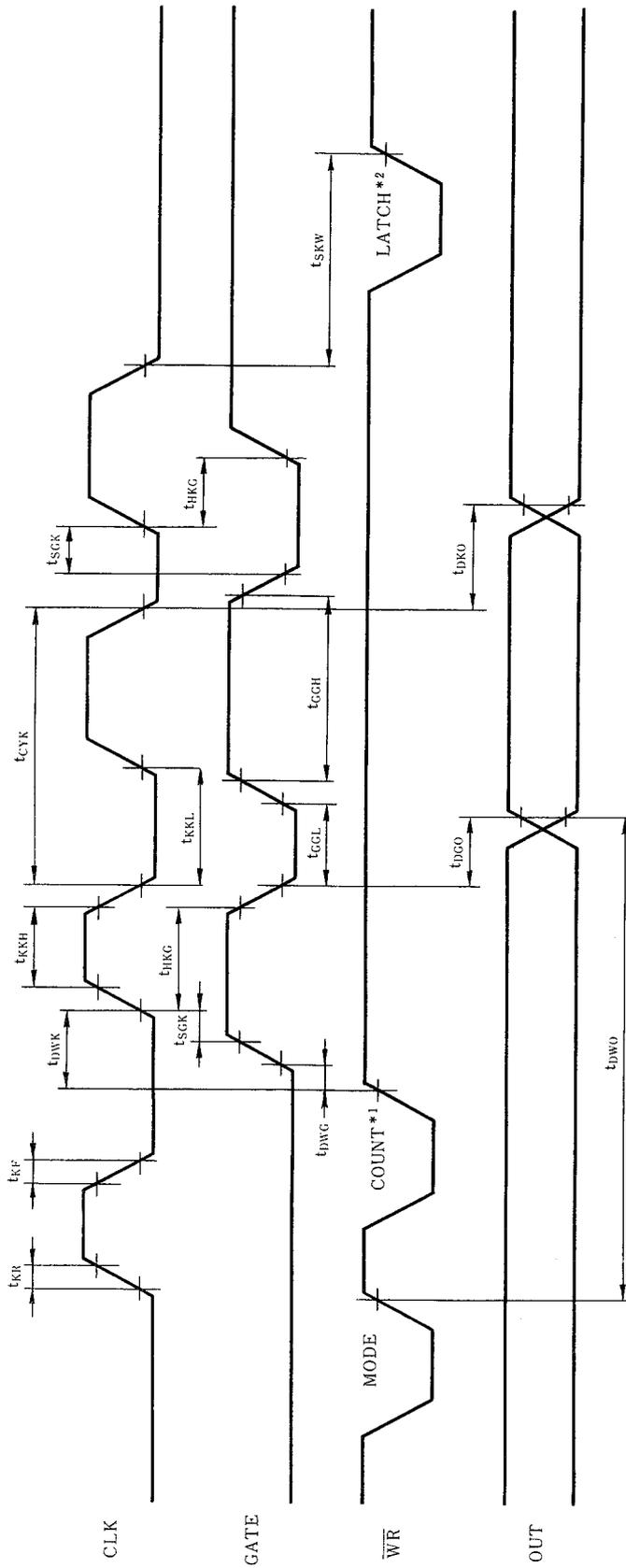


ライト・サイクル・タイミング：



リード/ライト回復時間：



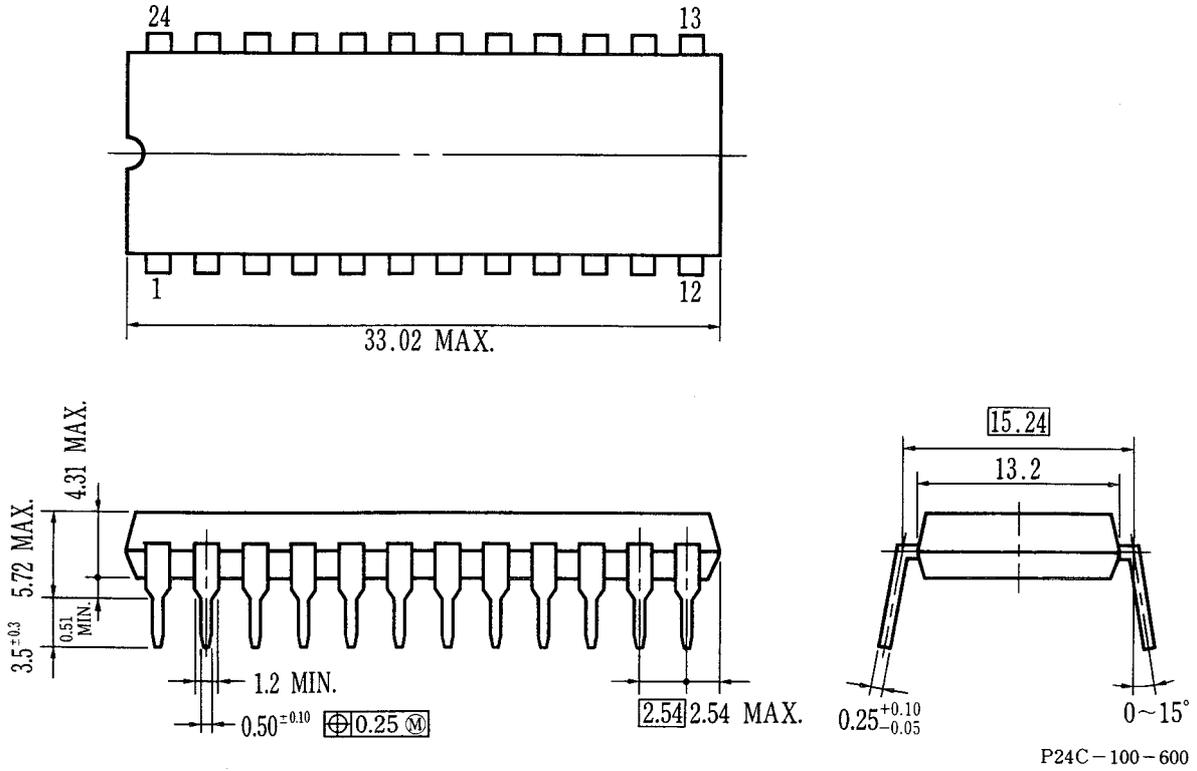


\* 1 : カウント数最終バイトの書込み

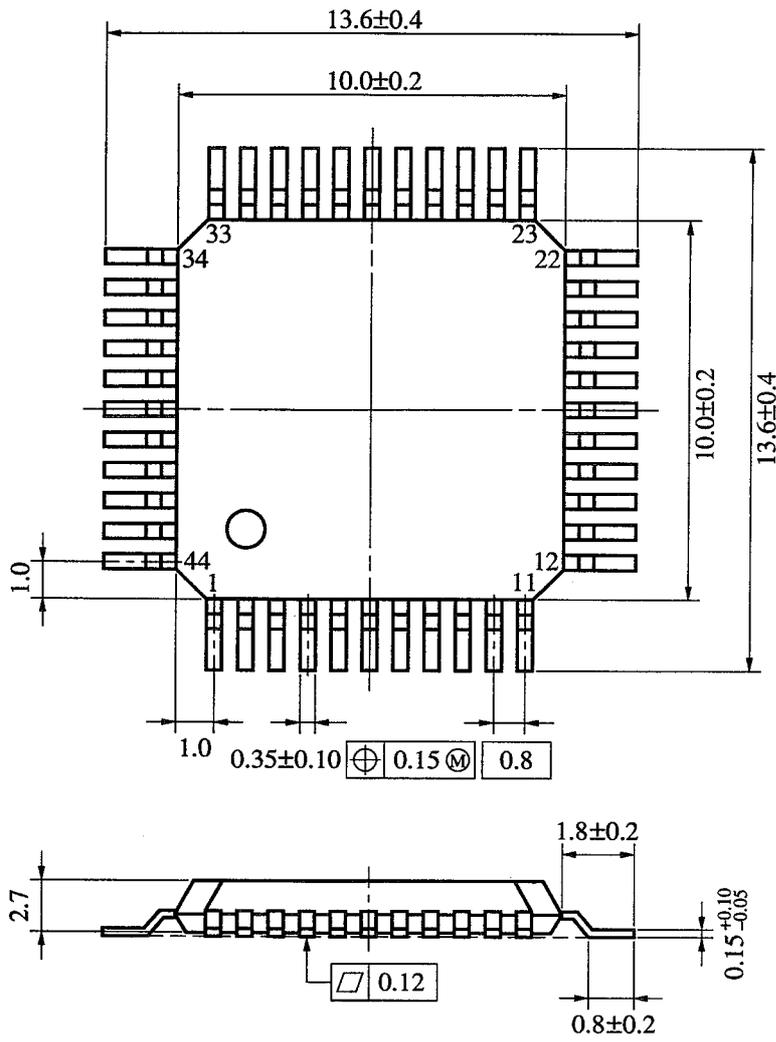
\* 2 : カウント・ラッチ・コマンドまたはマルチプル・ラッチ・コマンドの書込み

7. 外形図

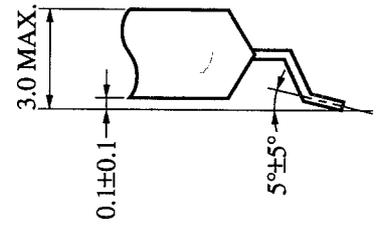
24ピン・プラスチック DIP (600 mil) 外形図(単位: mm)



44ピン・プラスチック QFP (□10) 外形図 (単位: mm)



端子先端形状詳細図



P44GB-80-3B4-2



8. 半田付け推奨条件

★

この製品の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「半導体デバイス実装マニュアル」(C10535J)を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表 8-1 表面実装タイプの半田付け条件

- (1) μPD71054GB-3B4 : 44ピン・プラスチックQFP (□10 mm)  
 μPD71054GB-10-3B4 : //

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：235℃，時間：30秒以内(210℃以上)，回数：3回以内	IR35-00-3
VPS	パッケージ・ピーク温度：215℃，時間：40秒以内(200℃以上)，回数：3回以内	VP15-00-3
ウェーブ・ソルダリング	半田槽温度：260℃以下，時間：10秒以内，回数：1回 予備加熱温度：120℃ MAX. (パッケージ表面温度)	WS60-00-1
端子部分加熱	端子温度：300℃以下，時間：3秒以内 (デバイスの一辺当たり)	—

注意 半田付け方式の併用はお避けください (ただし、端子部分加熱は除く)。

- (2) μPD71054L : 28ピン・プラスチックQFJ (□450 mil)  
 μPD71054L-10 : //

半田付け方式	半田付け条件	推奨条件記号
VPS	パッケージ・ピーク温度：215℃，時間：40秒以内 (200℃以上)，回数：1回	VP15-00-1
端子部分加熱	端子温度：300℃以下，時間：3秒以内 (デバイスの一辺当たり)	—

表 8-2 挿入タイプの半田付け条件

- μPD71054C : 24ピン・プラスチックDIP (600 mil)  
 μPD71054C-10 : //

半田付け方式	半田付け条件
ウェーブ・ソルダリング (端子のみ)	半田槽温度：260℃以下，時間：10秒以内
端子部分加熱	端子温度：300℃以下，時間：3秒以内 (1端子当たり)

注意 ウェーブ・ソルダリングは端子のみとし、噴流半田が直接本体に接触しないようにしてください。

[X E]

[× 毛]

{ × ㇿ }

## CMOSデバイスの一般的注意事項

## ①静電気対策 (MOS全般)

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

## ②未使用入力の処理 (CMOS特有)

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性 (タイミングは規定しません) を考慮すると、個別に抵抗を介してV<sub>DD</sub>またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

## ③初期化以前の状態 (MOS全般)

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

参考資料 電氣的特性の考え方 マイコン編 IEI-601

- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。  
 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット  
 特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災/防犯装置、各種安全装置、生命維持を直接の目的としない医療機器  
 特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等  
 当社製品のデータ・シート/データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。
- この製品は耐放射線設計をしておりません。

M4 94.11

— お問い合わせは、最寄りのNECへ —

【営業関係お問い合わせ先】

半導体第一販売事業部 半導体第二販売事業部 半導体第三販売事業部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3454-1111 (大代表)
中部支社 半導体第一販売部 半導体第二販売部	〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋 (052)222-2170 名古屋 (052)222-2190
関西支社 半導体第一販売部 半導体第二販売部 半導体第三販売部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3178 大阪 (06) 945-3200 大阪 (06) 945-3208
北海道支社 東北支社 岩手支店 山形支店 郡山支店 いわき支店 長岡支店 土浦支店 水戸支店 神奈川支社 群馬支店	札幌 (011)231-0161 仙台 (022)267-8740 盛岡 (019)651-4344 山形 (0236)23-5511 郡山 (0249)23-5511 いわき (0246)21-5511 長岡 (0258)36-2155 土浦 (0298)23-6161 水戸 (029)226-1717 横浜 (045)324-5524 高崎 (0273)26-1255	太田支店 (0276)46-4011 宇都宮支店 (028)621-2281 小山支店 (0285)24-5011 長野支社 (0263)35-1662 甲府支店 (0552)24-4141 埼玉支社 (048)641-1411 立川支社 (0425)26-5981 千葉支社 (043)238-8116 静岡支社 (054)255-2211 北陸支社 (0762)23-1621 福井支店 (0776)22-1866
富山支店 三重支店 京都支社 神戸支社 中国支社 鳥取支店 岡山支店 四国支社 新居浜支店 松山支店 九州支社	富山 (0764)31-8461 津 (0592)25-7341 京都 (075)344-7824 神戸 (078)333-3854 広島 (082)242-5504 鳥取 (0857)27-5311 岡山 (086)225-4455 高松 (0878)36-1200 新居浜 (0897)32-5001 松山 (089)945-4149 福岡 (092)271-7700	

【本資料に関する技術お問い合わせ先】

半導体ソリューション技術本部 マイクロコンピュータ技術部	〒210 川崎市幸区塚越三丁目484番地	川崎 (044)548-8890	半導体 インフォメーションセンター FAX(044)548-7900 (FAXにてお願い致します)
半導体販売技術本部 東日本販売技術部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3798-9619	
半導体販売技術本部 中部販売技術部	〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋 (052)222-2125	
半導体販売技術本部 西日本販売技術部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3383	